



Hak Cipta Dilindungi Undang-Undang

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber:
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penyusunan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Unand.
2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Unand.

**PENDEKTEKSI KEKERUHAN AIR BERBASIS MIKROKONTROLER
AT89S51 DENGAN SENSOR FOTOTRANSISTOR DAN LED
INFRAMERAH**

SKRIPSI



**HEDLYNI
07135064**

**FAKULTAS MATEMATIKA DAN ILMU PENGETAHUAN ALAM
UNIVERSITAS ANDALAS
PADANG
2011**

SKRIPSI

**PENDETEKSI KEKERUHAN AIR BERBASIS MIKROKONTROLER AT89S51
DENGAN SENSOR FOTOTRANSISTOR DAN LED INFRAMERAH**

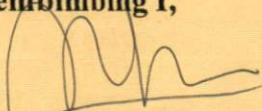
Yang disusun oleh :

HEDLYNI
07 135 064

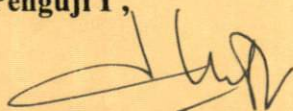
Skripsi ini telah diuji dan dipertahankan di depan Dewan Penguji
Pada tanggal 19 Juli 2011
Dan dinyatakan telah lulus memenuhi syarat

Susunan Tim Penguji

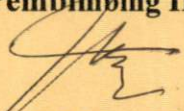
Pembimbing I,


Meqorry Yusfi, M.Si
NIP.197601062000031001

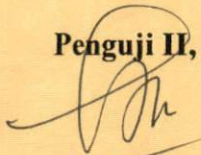
Penguji I,


Rahmat Rasvid, M.Si
NIP.196108121994031001

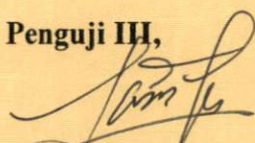
Pembimbing II,


Drs. Wildian, M.Si
NIP. 196711031998021002

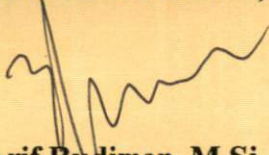
Penguji II,


Drs Aswir, MS
NIP.194609091973031001

Penguji III,


Drs. Alwis Abbas
NIP.196908021994122002

Padang, 09 Agustus 2011
Ketua Jurusan Fisika
FMIPA Universitas Andalas, Padang


Arif Budiman, M.Si
NIP. 197311141999031004

Kulihat dari Garis kelopak Matanya yang sudah mulai berkerut
dan aku tahu bahwa dia selalu memperhatikanku di waktu kecil hingga kini

Kulihat dari Raut wajahnya yang sudah mulai berkerut
dan aku tahu bahwa dia selalu menasihatiku di waktu kecil hingga Kini

Ku lihat dari mahkota di atas kepalanya yang mulai memutih
dan aku tahu bahwa dia selalu memikirkan keadaanku di waktu kecil hingga
Kini

Ya Rabb

ku bersyukur pada Mu

engkau menciptakan Orang tua sebagai pembimbing jiwa ini

Ya Rabb

ku bersyukur pada Mu

engkau menciptakan Orang tua sebagai tempat Utama berbagi hati ini dikala

Gundah..ku ingin membahagiakannya hingga akhir menutup Mata

ku ingin membahagiakannya hingga Sengum terakhirnya

ku ingin membahagiakannya hingga Nasihat terakhirnya

ayah,, mama,,

hanya bingkisan kecil ini yang saat ini dapat ku persembahkan untukmu

Sujud syukur terbesar untuk mu sang khalik ﷻ SWT
Dan nabi besar ku Muhammad ﷺ

The Best BigerFam

Aku bangga punya kalian

Aku bangga bisa ada diantara kalian

Aku bangga dengan cinta kasih yang kita miliki

Smoga selalu terjaga hubungan cinta kasih yang kita miliki

terimakasih mama uni 'yang super teliti', bunda el 'yang selalu bisa memberi semangat lagi', ibu ici 'yang mau bikin adk dendeng kalo kepadang, abiiiiis dendengnya enak sih', anyah 'semoga apa yang diimpikan terkabul ya nyah', aunty 'kakak ku yang optimis, selalu ada disaat ku butuhkan', cewa 'terimakasih tuk selalu bisa mengalah buat adk yang bontot ni' dan best brotha 'uda,, mari kita bikin mama dan smuanya bahagia'

terimakasih buat kakak ipar ku

dajeb, daroni, dapal, dajon, bg fakhri n bg aa

sudah menjadi bagian dalam keluarga besar kami.

Smoga cinta, kasih dan sayang selalu ada buat kita semua.

Paraponaan q yang selalu memberi kehangatan n smngat yg lebih

Aci, rani, haya, aulia, daffa, zidan, vero, farid, bariq n simungil keano

Smoga kalian menjadi anak yg soleha n berbakti pada orang tua,,

Kalian harus lebih pintar dari ucu nantinya, !!!

Buat dosen pembimbing ku yang sangat ku hormati dan k u sayngi

Drs. Wildian, M.Si dan Megorry Yusfi, M.Si

Terimakasih buat keikhlasan, kesabaran, waktu dan tenaga yang telah bapak dan ibuk berikan, hingga penelitian ini akhirnya selesai juga.

Buat sahabat sahabat gu..

Tegur aku jika aku mulai sombong

Tegur aku jika aku mulai lupa padamu

Tegur aku jika aku mulai salah

Karena ku masih sangat butuh sahabat seperti mu

Hari ini, esok dan selamanya...

Karena sahabat itu seperti bintang, walau jauh dia bercahaya.

Meski kadang menghilang, tetapi dia tetap ada.

Tak mungkin dimiliki tetapi tak bisa dilupakan

Adk q 'bunga masyitha', maaf bila ku selalu bikin kamu kecewa. Memet ku 'era haryati, cepet nyusul aku ia met. The G_x kalian selalu ada diasini (hati ku) pucino, witiw, colom, muik makasi buat kebersamaan yang menyenangkan. Terimakasih sudah membuat hari ku indah.

Temen-temen kost aku dulu,,

icha 'ahirnya cha,, kita sama-sama' ririn 'cepat susul aku ia say', evi, nisa, mona, adk sis, eja, minda, ria, dan smuanya.

"aku rindu kaliiiiiaaaan"

Semua temen-temen Basic Science tak bisa ku ukir satu-satu kebaikan yang telah kalian berikan. Terimakasih tuk smuanya. Aun thank's ia syg, saat detik detik perjuangan ku kamu ada. Ncus, thank bajunya (masi blm dicuci say) hehe,, upi, uci (maksidah mau gw reptin bli snack buat gw ia cin, up) ika (pulsa mu sangat membantu mbak hehe), adk eceh (rinduuu nian eh), ji'un (ji chan aja ah, biar bgs, sll dtg dg smngat mu), dhea, ucet, Margaret, k'yen, santi hadeeeh,, ternyata memang capek buat nulis satu-satu ^ _ ^

Intinya q ingin berterimakasih buat kebaikan, kebersamaan yang indah yang telah terjalin. Smoga selalu n selamanya begini. Semangat teman2 buat perjuangan selanjutnya. smoga kita jadi cikgu teladan ia ^ _ ^

Yang terakhir buat **teman-teman seperjuangan dalam penelitian ku.**

Fitria ramaini (k'cipit), vovi jhonasri (cupop), asi noflanda arsis, viki zola putra, dedy saputra, andris prima satrio, Charles fau. Terimakasih buat semua bantuan yang kalian berikan. Dan juga buat damuharmen, uda ade (da ipar), makasi ia uda-uda dah bantuin dyini dalam penelitian ini.

Senang bisa berada di instrumentasi, senang dengan semua pengalaman yang telah terlewati (pulang malam dan dihardik satpam hehe). Kenangan dan smuanya tak ingin ku lupakan.

Special thank's for rea

Makasih udah selalu sabar, selalu memberi semnagat, selalu ngingetin aku tentang segala hal... makasi dah mau aku repotin ia. Makasih buat waktu yang kadang kupaksa ada untuk ku. Maksai buat kejutan kejutan indahnya. Makasi karena rasa "maaf" mu yang begitu besar. That all, thank's for everythink.

Seperti katamu :

Cinta mu mengalir dalam aliran darah.
terasa dalam metabolisme hati dan pikiran.

Maksi buat kutipan puisinya ^ _ ^

KATA PENGANTAR



Alhamdulillah Robbil Alamin, Segala puji dan syukur bagi Allah SWT yang Maha Berilmu telah melimpahkan berkah dan karunia-Nya yang tak terhingga, sehingga tugas akhir berjudul **“Pendeteksi Kekeruhan Air Berbasis Mikrokontroler AT89S51 Dengan Sensor Fototransistor dan LED Inframerah”** ini dapat terselesaikan.

Sholawat beriring Salam Penulis ucapkan kepada Nabi Besar Muhammad SAW, yang telah membawa risalah yang dijadikan petunjuk dan teladan bagi umat manusia.

Tugas akhir ini dibuat sebagai persyaratan untuk mendapatkan gelar sarjana di Jurusan Fisika Fakultas MIPA Universitas Andalas. Penyelesaian tugas akhir ini tidak terlepas dari bantuan dari berbagai pihak, untuk itu pada kesempatan ini penulis ingin mengucapkan terima kasih dan penghargaan kepada :

1. Terima kasih yang tidak terhingga kepada kedua orang tua Penulis yang telah banyak memberikan kasih sayang, pengorbanan, do'a dan nasehat kepada Penulis dalam proses pembuatan tugas akhir ini. Tiada satu katapun yang berharga yang dapat Penulis persembahkan kepada mereka kecuali harapan dan do'a semoga Allah SWT memasukkan mereka diantara orang-orang yang beruntung.
2. Bapak Arif Budiman, M.Si selaku Ketua Jurusan Fisika
3. Bapak Drs. Wildian, M.Si dan ibuk Meqorry Yusfi, M.Si selaku dosen pembimbing yang telah memberikan banyak arahan dan bimbingan yang sangat berharga kepada penulis sampai terselesaikannya laporan tugas ini.

4. Bapak dan Ibu staf dosen Jurusan Fisika yang telah dengan ikhlas membagi ilmunya kepada penulis.
5. Teman-teman seperjuangan, dosen-dosen serta staf yang ada di Jurusan Fisika, teman-teman angkatan 2007 “Relativitas 07”.
6. Rekan-rekan di Laboratorium Elektronika dan Instrumentasi yang telah banyak membantu penulis menyelesaikan tugas akhir ini.
7. Semua pihak yang tidak dapat penulis sebutkan satu persatu, atas segala bantuannya.

Semoga Allah SWT melimpahkan segala rahmat dan karunia-Nya kepada Bapak dan Ibu serta rekan-rekan atas segala bantuannya kepada Penulis. Demikianlah tugas akhir ini disusun, semoga bermanfaat bagi kita semua dan, untuk kemajuan ilmu pengetahuan di masa mendatang dan penulis mohon maaf atas segala kekurangan dan kekhilafan. Penulis menyadari bahwa tugas akhir ini masih jauh dari kesempurnaan karenanya penulis akan mempertimbangkan segala saran dan kritik agar tugas akhir ini dapat lebih baik dan menuju kesempurnaan tentunya.

Padang, Juli 2011

Penulis

ABSTRAK

Air yang keruh akan menyebabkan intensitas cahaya yang masuk kedalamnya berkurang. Dengan demikian tingkat kekeruhan air dapat dideteksi dengan alat pengukur intensitas cahaya. Kegiatan rancang bangun dilakukan dengan tujuan untuk menghasilkan alat yang dapat digunakan untuk mengukur tingkat kekeruhan air sebagai pemanfaatan piranti elektronika berupa fototransistor. System ini terdiri dari mikrokontroler AT89S51 sebagai pemroses data dalam bahasa C, dan ADC digunakan untuk mengkonversi sinyal analog ke digital karena fototransistor keluarannya masih analog. Alat ini digunakan sebagai sistem pengontrol dengan keluarannya berupa alarm.

Kata Kunci: intensitas cahaya, sensor fototransistor, mikrokontroler AT89S51, ADC 0804, Alarm.

ABSTRACT

Turbid water that will cause the intensity of light entering into it is reduced. Thus, the water turbidity levels can be detected by the light intensity measuring device. Design activities carried out in order to produce a tool that can be used to measure water turbidity levels as the use of electronic devices in the form of phototransistor. This system consists of mikrokontroler AT89S51 as a data processor in C language, and the ADC is used to mengkonfersi analog signals to digital because the phototransistor kluarannya still analog. This tool is used as a control system with alarm outputs

Keywords: light intensity, sensor phototransistor, AT89S51 microcontroller, ADC 0804, Alarm.

DAFTAR ISI

LEMBAR PENGESAHAN	i
KATA PENGANTAR	ii
ABSTRAK	iv
DAFTAR ISI	vi
DAFTAR GAMBAR	ix
DAFTAR TABEL	x
BAB I PENDAHULUAN	
1.1 Latar Belakang	1
1.2 Tujuan Penelitian.....	2
1.3 Mamfaat Penelitian	2
1.4 Batasan Masalah.....	2
BAB II TINJAUAN PUSTAKA	
2.1 Tinjauan Pustaka	4
2.2 Landasan Teori.....	6
2.3 Sensor Cahaya	9
2.3.1 Fototransistor	9
2.3.2 LED Inframerah	11
2.4 ADC 0804	14
2.5 Mikrokontroler AT89S51	14
2.6 Pemrograman Bahasa C	17
2.6 Tegangan Masukan	18

BAB III METODE PENELITIAN

3.1 Alat yang Digunakan	19
3.2 Tata Laksana Penelitian	20
3.3 Perancangan Perangkat Keras (<i>Hardware</i>)	21
3.3.1 Rangkaian Catu Daya 5 Volt.....	22
3.3.2 Rangkaian Sensor.....	23
3.3.3 Rangkaian <i>Analog Digital Converter</i> (ADC) 0804	24
3.3.4 Rangkaian Minimum Mikrokontroler AT89S51	25
3.3.5 Rangkaian Driver	25
3.3.5 Alarm	26
3.4 Perancangan Perangkat-lunak (<i>Software</i>)	27
3.4.1 Diagram Alir	27
3.4.2 Pemograman perangkat lunak	28
3.4.3 Uji Perangkat Lunak.....	28
3.4.4 Menanamkan Program ke Mikrokontroler AT89S51	28
3.5 Pengujian Alat.....	30

BAB IV HASIL DAN PEMBAHASAN

4.1 Pengujian Alat	33
4.1.1 Pengujian Catu Daya	33
4.1.2 Pengujian Sistem Minimum AT89S51	34
4.1.3 Pengujian ADC 0804	35
4.1.4 Pengujian Driver	36
4.1.5 Pengujian Sistem Sensor	37
4.1.6 Pengujian Sistem Secara Keseluruhan	39

4.2 Pembahasan	42
----------------------	----

BAB V KESIMPULAN DAN SARAN

5.1 Kesimpulan	44
----------------------	----

5.2 Saran	43
-----------------	----

DAFTAR KEPUSTAKAAN

LAMPIRAN 1

LAMPIRAN 2

DAFTAR GAMBAR

Gambar 2.1 Diagram blok sistem pengukuran kekeruhan air	5
Gambar 2.2 Simbol fototransistor	10
Gambar 2.3 Simbol LED Inframerah	11
Gambar 2.4 Bentuk sinyal masukan dan sinyal keluran pada ADC	13
Gambar 2.5 ADC 0804.....	14
Gambar 2.6 Pin mikrokontroler AT89S51	15
Gambar 2.7 Format penulisan program dalam bahasa C	18
Gambar 3.1 Skematik sistem sensor pendeteksi kekeruhan air	21
Gambar 3.2 Skematik rangkaian catu daya 5 V	22
Gambar 3.3 Rangkaian sistem sensor	23
Gambar 3.4 Rangkaian ADC 0804	24
Gambar 3.5 Rangkaian sistem minimum ISP MCS-51.....	25
Gambar 3.6 Diagram alir proses pendeteksi tingkat kekeruhan air	27
Gambar 3.7 Tampilan awal <i>software</i> AEC-ISP	29
Gambar 3.8 Tanda mikrokontroler telah terhubung pada PC	30
Gambar 4.1 Rangkaian sensor secara keseluruhan	32
Gambar 4.2 Keluaran catu daya pada osiloskop	33
Gambar 4.3 Hasil LED	34
Gambar 4.4 Karakteristik ADC 0804	35
Gambar 4.5 Karakteristik Fototransistor	37

DAFTAR TABEL

Tabel 2.1 Karakteristik kualitas air	7
Tabel 2.1 Fitur Khusus Port 3	16
Tabel 4.1 Tampilan keluaran dari port mikrokontroler	35
Tabel 4.2 Pengujian air dalam keadaan tenang	40
Tabel 4.3 Pengujian air dalam keadaan mengalir	40
Tabel 4.2 Pengujian dengan berbagai penghalang	41

BAB I

PENDAHULUAN

1.1 Latar Belakang

Air merupakan sumber kehidupan yang sangat diperlukan oleh makhluk hidup, seperti untuk kebutuhan sehari-hari, sarana transportasi dan sebagai sumber energi seperti untuk PLTA (Pembangkit Listrik Tenaga Air). Air dapat digolongkan menjadi dua bagian yaitu air bersih dan air kotor yang keduanya memiliki karakteristik masing-masing. Air bersih merupakan salah satu jenis sumber daya berbasis air yang bermutu baik dan dapat dimanfaatkan oleh manusia untuk dikonsumsi atau melakukan aktivitas sehari-hari termasuk diantaranya adalah sanitasi. Sebagaimana kita ketahui, air keruh merupakan salah satu ciri air yang tidak bersih dan tidak sehat. Pengonsumsi air keruh dapat mengakibatkan timbulnya berbagai jenis penyakit seperti cacangan, diare dan penyakit kulit.

Menurut Departemen Kesehatan Indonesia, air minum yang baik untuk dikonsumsi adalah air minum yang memiliki syarat-syarat antara lain tidak berasa, tidak berbau, tidak berwarna dan tidak mengandung logam berat. Air yang diperoleh dari sumber alam yang dikonsumsi oleh manusia memiliki risiko bahwa air telah tercemar oleh bakteri (misalnya *Escherichia coli*) atau zat-zat berbahaya lainnya.

Air bersih sangat dibutuhkan khususnya daerah perkotaan yang menggunakan fasilitas PDAM (Perusahaan Daerah Air Minum) untuk sumber air bersih. Tidak terkecuali Kota Padang, sekitar 60% akan kebutuhan air bersih

dipasok dari PDAM. PDAM kota Padang khususnya di daerah Lubuk Minturun memasok air dari sungai atau menggunakan air permukaan yang tingkat kebersihan airnya tergantung pada keadaan air sungai. Umumnya, air menjadi keruh setelah hujan turun relatif lebat dan lama.

Berdasarkan survei yang telah dilakukan, operator PDAM tersebut mendeteksi kekeruhan setiap satu jam sekali dan setelah hujan turun. Tingkat kekeruhan air ini diamati dengan cara mengambil sampel air sungai dan mengamatnya di laboratorium. Air sungai dengan tingkat kekeruhan tertentu akan diberi perlakuan tertentu sebelum disalurkan ke rumah-rumah penduduk. Hal ini kurang efektif dan efisien, karena dilakukan secara manual dan mengandalkan pengamatan secara visual.

Dalam rencana penelitian ini penulis bermaksud untuk merancang-bangun alat pendeteksi tingkat kekeruhan air yang akan digunakan untuk memberitahukan operator dalam memberikan perlakuan terhadap air keruh tersebut.

1.2 Tujuan Penelitian

Penelitian ini bertujuan untuk menghasilkan model desain sistem sensor pendeteksi kekeruhan air yang dapat membantu operator PDAM berbasis mikrokontroler AT89S51 dengan menggunakan sensor fototransistor dan LED Inframerah.

1.3 Manfaat Penelitian

Manfaat yang diinginkan dari penelitian ini adalah :

1. Memudahkan Operator PDAM untuk mengetahui kekeruhan air.
2. Agar masyarakat terjamin mendapatkan air bersih dari PDAM.

1.4 Batasan Masalah

Agar dapat dilakukan secara lebih terfokus, maka penelitian ini dibatasi pada hal-hal berikut :

- a. Pendeteksi air yang dilakukan dengan menggunakan air PDAM, air sungai, air minum kemasan dan air kopi.
- b. Sistem sensor yang dirancang terdiri dari fototransistor dan LED inframerah.
- c. Komponen pemroses yang digunakan adalah Mikrokontroler AT89S51.
- d. Bahasa pemrograman yang digunakan adalah bahasa C.

BAB II

TINJAUAN PUSTAKA

2.1 Tinjauan Pustaka

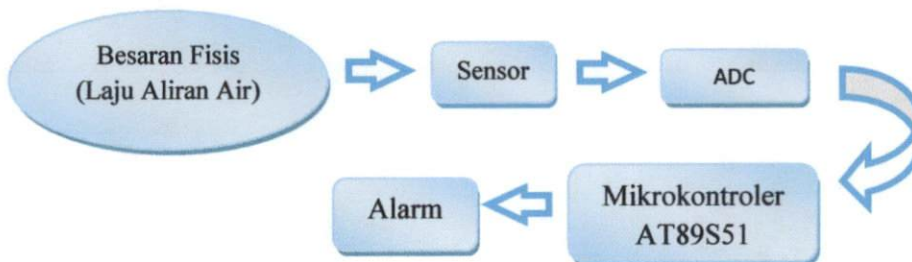
Sejumlah penelitian telah dilakukan di Laboratorium Elektronika dan Instrumentasi Jurusan Fisika Universitas Andalas dengan mengaplikasikan dan menggunakan Mikrokontroler AT89S51. Penulis tertarik mempelajarinya dan mencoba membuat salah satu aplikasinya. Aplikasi mikrokontroler tersebut memberi kemudahan bagi manusia untuk melakukan suatu kegiatan, misalnya penampilan karakter berjalan, alat ukur dengan sistem digital dan lain sebagainya.

Penelitian tentang tingkat kekeruhan air pernah dilakukan oleh Riza Uldin pada tahun 2006, penelitian dilakukan dengan menggunakan *Op-Amp* sebagai penguat, sistem sensor fototransistor yang bekerja berdasarkan prinsip efek foto listrik dan luxmeter. Tetapi penulis tidak menemukan keterangan lebih lanjut karena hanya berupa abstrak.

Very Aryanto dkk pernah juga melakukan penelitian tentang pedeteksi kelayakan air dengan menggunakan sensor inframerah dan fotodiode, mikrokontroler AT Mega 16 dengan tampilan LCD dan handphone. Pada penelitian tersebut memerlukan biaya yang mahal dan yang dideteksinya adalah air yang dalam kemasan layak atau tidaknya. Sedangkan penulis disini mencoba membuat suatu rancang bangun suatu alat pendeteksian kekeruhan air pada PDAM yang akan dialiri untuk masyarakat sehingga masyarakat benar-benar

memperoleh air bersih dan membantu operator PDAM agar tidak bolak balik untuk melihat tingkat kekeruhan air PDAM tersebut.

Diagram blok alat ukur ini ditunjukkan pada Gambar 2.1.



Gambar 2.1. Diagram blok sistem pengukuran tingkat kekeruhan air

Cahaya yang dihasilkan LED (*Light Emitting Diode*) berdasarkan tingkat emisi cahaya berbeda jika di air bersih dan air yang keruh. Sinyal masukan pada sistem pendeteksi tingkat kekeruhan air adalah emisi cahaya yang dikeluarkan oleh LED dan ditangkap oleh fototransistor. Prinsipnya pada air yang keruh terdapat bahan-bahan anorganik atau organik yang bisa mengabsorpsi emisi cahaya LED sehingga intensitas cahaya menjadi berkurang, maka tegangan yang dibaca oleh fototransistor menjadi berbeda antara air yang bersih dan air yang keruh. Perubahan resistansi dari fototransistor ini dilanjutkan ke mikrokontroler AT89S51. Karena sinyal keluaran dari sistem sensor analog, maka dibutuhkan ADC untuk mengkonversi sinyal analog ke digital agar bisa terbaca oleh rangkaian mikrokontroler AT89S51. Selanjutnya menjadi masukan pada program, kemudian diproses dan hasilnya terlihat dalam bentuk alarm.

2.2 Landasan Teori

Air dapat berwujud padatan (es), cairan (air) dan gas (uap air). Air merupakan satu-satunya zat yang secara alami terdapat di permukaan bumi dalam ketiga wujudnya tersebut. Air adalah substansi kimia dengan rumus kimia H_2O : satu molekul air tersusun atas dua atom hidrogen yang terikat secara kovalen pada satu atom oksigen. Air bersifat tidak berwarna, tidak berasa dan tidak berbau pada kondisi standar (Allafa, 2008).

Berdasarkan Peraturan Pemerintah Republik Indonesia nomor 20 tahun 1990, Penggolongan air menurut peruntukkannya adalah sebagai berikut:

- Kelas I : Air yang dapat digunakan sebagai air minum secara langsung tanpa pengolahan terlebih dahulu;
- Kelas II : Air yang dapat digunakan sebagai air baku air minum;
- Kelas III : Air yang dapat digunakan untuk keperluan perikanan dan peternakan;
- Kelas IV : Air yang dapat digunakan untuk keperluan pertanian, dan dapat dimanfaatkan untuk usaha perkotaan, industri, pembangkit listrik tenaga air.

Tabel 2.1 Karakteristik kualitas air berdasarkan PP no 82 tahun 2001

Kualitas Air	pH	Residu Terlarut	Cl	Fe	Mn	Cu	Pb	Zn
	-	mg/l	Mg/l	mg/l	mg/l	mg/l	mg/l	mg/l
Standard Kelas I	6-9	1000	600	0,3	0,1	0,02	0,03	0,05
Standard Kelas II	6-9	1000	(-)	(-)	(-)	0,02	0,03	0,05
Standard Kelas III	6-9	1000	(-)	(-)	(-)	0,02	0,03	0,05
Standard Kelas IV	5-9	2000	(-)	(-)	(-)	0,2	1,0	2,0

Untuk keperluan air minum, rumah tangga dan industri, secara umum dapat digunakan sumber air yang berasal dari air sungai, mata air, danau, sumur, dan air hujan.

1. Sungai

Rata-rata lebih dari 40.000 kilometer kubik air segar diperoleh dari sungai-sungai di dunia. Ketersediaan ini (sepadan dengan lebih dari 7.000 meter kubik untuk setiap orang) sepiantas terlihat cukup untuk menjamin persediaan yang cukup bagi setiap penduduk, tetapi kenyataannya air tersebut seringkali tersedia di tempat-tempat yang tidak tepat. Sebagai contoh air bersih di lembah sungai Amazon walaupun ketersediaannya cukup, lokasinya membuat sumber air ini tidak ekonomis untuk mengekspor air ke tempat-tempat yang memerlukan.

2. Curah hujan

Dalam pemanfaatan hujan sebagai sumber dari air bersih, individu perorangan, berkelompok ataupun pemerintah biasanya membangun bendungan dan tandon air yang mahal untuk menyimpan air bersih di saat bulan-bulan musim kering dan untuk menekan kerusakan musibah banjir.

3. Air permukaan dan air bawah tanah

Air permukaan adalah air yang berada di permukaan tanah dan dapat dengan mudah dilihat oleh mata manusia. Contoh air permukaan seperti laut, sungai, danau, kali, rawa, empang dan lain sebagainya. Air tanah adalah air yang berada di bawah permukaan tanah. Air tanah merupakan salah satu sumber daya air yang keberadaannya terbatas (http://www.wikipedia.org/readmore/read/air_bersih).

Berdasarkan munculnya ke permukaan air tanah terbagi atas 2 yaitu :

a. Mata air (graviti spring) yaitu air mengalir dengan gaya berat sendiri.

Pada lapisan tanah yang permukaan tanah yang tipis, air tanah tersebut menembus lalu keluar sebagai mata air.

b. Mata air artesis berasal dari lapisan air yang dalam posisi tertekan. Air artesis berusaha untuk menembus lapisan rapat air dan keluar ke permukaan bumi.

Ditinjau dari sudut kesehatan, ketiga macam air ini tidaklah selalu memenuhi syarat kesehatan, karena ketiga-tiganya mempunyai kemungkinan untuk tercemar. Embun, air hujan dan atau salju misalnya, yang berasal dari air angkasa, ketika turun ke bumi dapat menyerap abu, gas, ataupun materi-materi yang berbahaya lainnya. Demikian pula air permukaan, karena dapat terkontaminasi dengan pelbagai zat-zat mineral ataupun kimia yang mungkin membahayakan kesehatan (Azhar, 1990).

Karena kebutuhan air bersih yang sangat penting bagi manusia dan agar bisa membantu operator PDAM dalam mendeteksi keruh atau tidaknya air tersebut, maka diperlukan prosedur tambahan untuk mengatasi yaitu sensor cahaya.

2.3 Sensor Cahaya

Sensor (kadang disebut juga detektor) adalah transduser masukan (piranti yang mengonversi energi dari bentuk yang satu ke bentuk yang lain) yang berfungsi menerima suatu bentuk energi (biasanya berupa besaran fisis) dan mengonversinya menjadi sinyal listrik. Salah satu jenis sensor yang digunakan adalah sensor cahaya. Sensor cahaya adalah alat yang digunakan untuk mengubah besaran cahaya menjadi besaran listrik. Prinsip kerja dari alat ini adalah mengubah energi dari foton menjadi elektron. Idealnya satu foton dapat membangkitkan satu elektron.

Jenis-jenis sensor cahaya, di antaranya :

1. Fotoresistor atau *Light Dependent Resistor (LDR)*
2. Fotodiode
3. Fototransistor

2.3.1 Fototransistor

Fototransistor merupakan salah satu komponen yang berfungsi sebagai detektor cahaya yang dapat mengubah efek cahaya menjadi sinyal listrik. Karena itu fototransistor termasuk dalam detektor optik. Fototransistor dapat diterapkan

sebagai sensor yang baik, karena memiliki kelebihan dibandingkan dengan komponen lain yaitu mampu untuk mendeteksi sekaligus menguatkannya dengan satu komponen tunggal. Fototransistor memiliki sambungan kolektor – basis yang besar dan dengan cahaya karena cahaya dapat membangkitkan pasangan lubang elektron. Simbol dari fototransistor seperti pada terlihat pada Gambar 2.2 dibawah ini :



Gambar 2.2. Simbol fototransistor

Fototransistor memiliki beberapa karakteristik yang sering digunakan dalam perancangan, yaitu :

1. Dalam rangkaian jika menerima cahaya akan berfungsi sebagai resistan.
2. Dapat menerima penerimaan cahaya yang redup (kecil).
3. Semakin tinggi intensitas cahaya yang diterima, maka semakin besar pula resistan yang dihasilkan.
4. Memerlukan sumber tegangan yang kecil.
5. Menghantarkan arus saat ada cahaya yang mengenainya.
6. Penerimaan cahaya dilakukan pada bagian basis.
7. Apabila tidak menerima cahaya maka tidak akan menghantarkan arus.

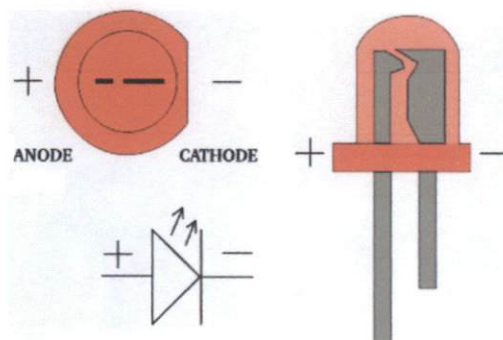
Berdasarkan tanggapan spektral, sifat-sifat dan cara kerja dari fototransistor tersebut, maka perubahan cahaya yang kecil dapat dideteksi. Oleh

karena itu fototransistor digunakan sebagai detektor cahaya yang peka, terutama terhadap cahaya inframerah.

2.3.2 LED inframerah

Dioda cahaya atau lebih dikenal dengan sebutan LED adalah suatu semikonduktor yang memancarkan cahaya monokromatik yang tidak koheren ketika diberi tegangan maju. Gejala ini termasuk bentuk elektroluminesensi. Warna yang dihasilkan bergantung pada bahan semikonduktor yang dipakai dan bisa juga ultraviolet dekat atau inframerah dekat.

Panjang gelombang dari cahaya yang dipancarkan, LED bergantung pada warna dari selisih pita energi dari bahan yang membentuk *p-n* junction. Sebuah dioda normal, biasanya terbuat dari silikon atau germanium, memancarkan cahaya tampak inframerah dekat, tetapi bahan yang digunakan untuk sebuah LED memiliki selisih pita energi antara cahaya inframerah dekat, tampak dan ultraungu dekat.



Gambar 2.3. Simbol LED inframerah
(sumber: memahami_led_dan_menggunakannya.wordpress.com)

LED infra merah menghasilkan panjang gelombang yang sama dengan yang biasa diterima oleh fotodetektor silikon. Oleh karena itu LED infra merah bisa dipasangkan dengan fototransistor dan fotodiode.

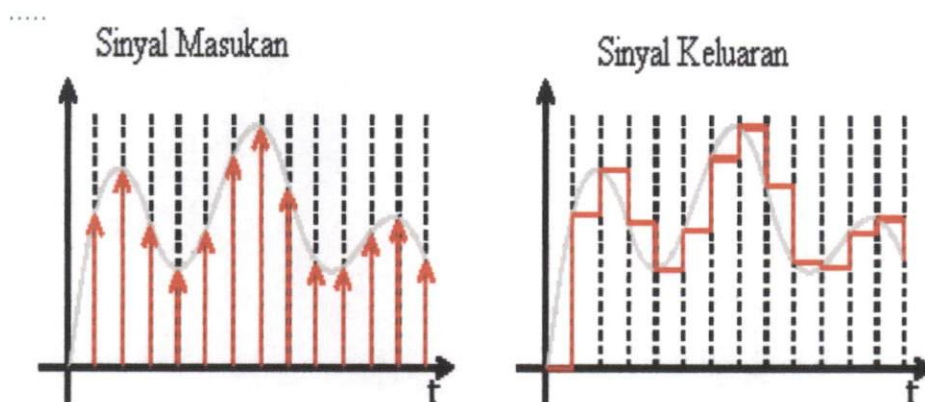
Karakteristik dari LED Infra merah:

1. Bisa dipakai dalam waktu yang sangat lama.
2. Tidak dapat menembus materi yang tidak tembus pandang
3. Membutuhkan daya yang kecil.
4. Pemancaran panjang gelombangnya menyempit.
5. Tidak mudah panas.
6. Bisa digunakan dalam jarak yang lebar.
7. Harga murah.

Frekuensi cahaya yang dipancarkan ditentukan oleh celah jalur energi dari bahan-bahan yang digunakan untuk membuat sambungan p-n. Perkembangan dalam teknologi material telah memungkinkan produksi LED yang dapat memancarkan cahaya dengan panjang gelombang lebih pendek, atau menghasilkan cahaya bervariasi. LED konvensional terbuat dari mineral anorganik yang bervariasi dan menghasilkan warna yang berbeda-beda. Salah satu bahan yang umum dipakai untuk membuat LED inframerah adalah Aluminium Gallium Arsenide (AlGaAs) yang dapat menghasilkan cahaya merah atau inframerah.

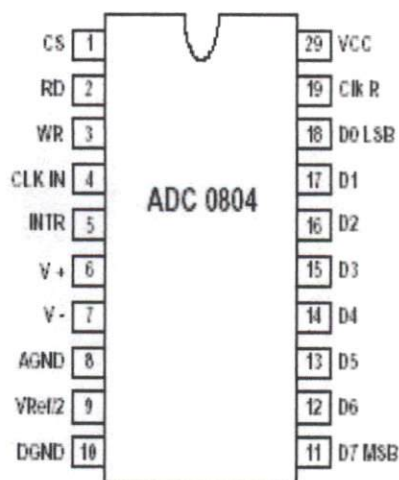
2.4 Analog Digital Converter (ADC)

Pengubah analog ke digital (ADC) adalah perangkat yang mengubah sinyal terus menerus (analog) ke nomor digital diskrit. Proses perubahan ini dikenal juga dengan nama sistem akuisisi data. ADC ini diperlukan karena sinyal yang bisa diolah oleh mikrokontroler adalah sinyal digital, sementara sinyal yang dihasilkan oleh LED dan fototransistor berupa sinyal analog. Pengubah analog ke digital mengambil masukan analog, mencupliknya kemudian mengubah amplitudo dari setiap cuplikan menjadi sandi digital seperti ditunjukkan pada Gambar 2.4.



Gambar 2.4 Bentuk sinyal masukan dan sinyal keluaran pada ADC

Salah satu jenis ADC yang sering digunakan adalah ADC 0804, berupa suatu IC (tuliskan kepanjangannya) pengubah analog ke digital delapan bit dengan satu kanal masukan.



Gambar 2.5 *Analog Digital Converter (ADC 0804)*

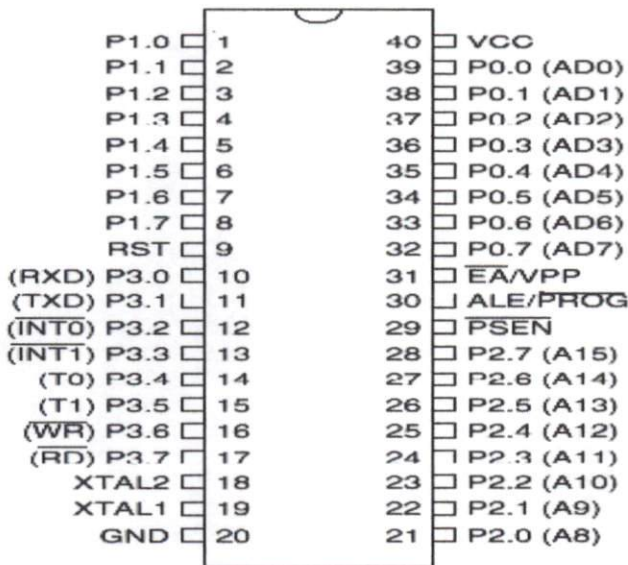
ADC 0804 ini akan mengkonversi sinyal analog dari sensor LED Inframerah dan fototransistor menjadi bentuk sinyal digital 8 bit yang akan diolah oleh mikrokontroler. Untuk mengaktifkan ADC diperlukan tegangan catu daya sebesar 5 Volt pada pin V_{cc} (V_{ref}) dan GND (tuliskan kepanjangannya) dihubungkan ke *ground*.

2.5 Mikrokontroler AT89S51

Mikrokontroler merupakan suatu terobosan teknologi mikroprosesor dengan teknologi baru dari semikonduktor dengan kandungan transistor yang lebih banyak namun hanya membutuhkan ruang yang cukup kecil (Putra, 2005). Di pasaran banyak jenis mikrokontroler di antaranya PIC, Fujitsu, Motorola, Atmel dan lain-lain. Untuk perkembangan saat ini khususnya keluaran Atmel dibandingkan dengan pendahulunya AT89C seri AT89S mempunyai keunggulan di antaranya memiliki fasilitas pemrograman yang lebih mudah digunakan, yaitu *ISP (In-System Programmable Flash)*, dapat diprogram selagi IC ada pada

rangkaian dengan sebuah PC tanpa harus melepasnya. Mikrokontroler layaknya sebuah mikrokomputer di dalamnya sudah ada elemen dasar pembangunnya yaitu *Central Processing Unit (CPU)*, *Bus*, *memory*, *port* masukan / keluaran (I/O) dan *Clock* (Budiharto, 2005).

Mikrokontroler AT89S51 merupakan salah satu keluarga MCS-51 yang terdiri dari sebuah CPU 8 bit keluaran Atmel, mempunyai osilator internal dan rangkaian pewaktu. Selain itu terdapat dua buah timer/counter 16 bit, enam buah jalur interupsi serta melaksanakan operasi perkalian, pembagian dan operasi Boolean (bit) sehingga pembuatan alat menggunakan AT89S51 menjadi sederhana dan tidak memerlukan IC pendukung yang banyak dan merupakan keistimewaan dari segi perangkat keras.



Gambar 2.6. Pin Mikrokontroler AT89S51

Berikut ini adalah fungsi dari tiap-tiap pin (kaki) yang ada pada mikrokontroler AT89S51:

1. Port 0 merupakan port paralel 8 bit dua arah. Posisi *Low Signifikan Bit* (LSB) terletak pada pin 39 dan *Most Signifikan Bit* (MSB) terletak pada pin 32.
2. Port 1 merupakan port paralel 8 bit dua arah. Posisi LSB terletak pada pin 1 dan MSB terletak pada pin 8.
3. Port 2 merupakan port paralel 8 bit dua arah. Port ini mengirim *byte* alamat bila dilakukan pengaksesan memori eksternal. LSB terletak pada pin 21 dan MSB terletak pada pin 28.
4. Port 3 merupakan port paralel 8 bit dua arah. LSB terletak pada pin 10 dan MSB terletak pada pin 17. Port ini mempunyai beberapa fungsi khusus seperti yang ditunjukkan pada Tabel 2.1

Tabel 2.2. Fitur khusus Port 3

Port Pin	Fungsi Pengganti
P3.0	RXD (port serial input)
P3.1	TXD (port serial output)
P3.2	INT0 (interupsi eksternal 0)
P3.3	INT1 (interupsi eksternal 1)
P3.4	T0 (input eksternal timer 0)
P3.5	T1 (input eksternal timer 1)
P3.6	WR (write strobe memori data eksternal)
P3.7	WR (read strobe memori program eksternal)

5. RST (*reset*) pada kondisi *high* akan aktif selama dua siklus.
6. XTAL1 sebagai masukan dari rangkaian osilator.
7. XTAL2 sebagai keluaran dari rangkaian osilator.

8. GND digunakan sebagai *ground*.

9. EA/ VPP

Jika EA/Vpp pada kondisi *low* maka mikrokontroler menjalankan instruksi-instruksi yang ada pada memori internal.. EA terdapat pada pin 31.

10. ALE/ PROG digunakan untuk menahan alamat memori eksternal selama pelaksanaan instruksi.

11. PSEN (*Program Store Enable*) merupakan sinyal kontrol yang mengizinkan untuk mengakses program (*code*) memori eksternal. Sinyal PSEN akan "0" (*LOW*) pada tahap *fetch* (penjemputan) instruksi. PSEN akan selalu bernilai "1" (*HIGH*) pada pembacaan program memori internal. PSEN terdapat pada pin 29.

12. VCC digunakan sebagai catu daya.

2.6 Pemrograman Bahasa C

Untuk dapat menjalankan mikrokontroler sebagai pengontrol, perlu ditanamkan suatu program. Salah satu bahasa program yang digunakan untuk pemrograman mikrokontroler ini adalah bahasa C. Dalam beberapa literatur, C digolongkan sebagai bahasa level menengah (*medium level language*). Pada kenyataannya, C mengkombinasikan elemen dalam bahasa beraras tinggi dan bahasa beraras rendah (Budioko, 2005). Struktur pemrograman dalam bahasa C diperlihatkan pada Gambar 2.7.


```

#include <header>

void main (void)
{
    Deklarasi variable;
    Deklarasi konstanta;
    pernyataan;
}

End

```

Gambar 2.7 : Format penulisan program dalam bahasa C

Komentar dapat diberikan dengan menggunakan tanda // atau /*.....*/, dengan catatan tanda // hanya dapat digunakan untuk komentar 1 baris. Program C minimal harus memiliki satu fungsi yaitu fungsi main. Void di depan main menandakan bahwa fungsi main tidak memiliki nilai balik.

2.7 Tegangan Masukan

Untuk mengaktifkan mikrokontroler AT89S51, dibutuhkan tegangan masukan. Tegangan masukan tersebut berasal dari catu daya. Catu daya seringkali diartikan sebagai pengubah, pengendalian, pengaturan daya listrik. Rangkaian catu daya memberikan tegangan pada rangkaian lainnya. Rangkaian catu daya mendapatkan sumber tegangan dari PLN sebesar 220 V. Tegangan 220 V ini kemudian diturunkan melalui trafo penurun tegangan. Catu daya yang digunakan sebagai sumber tegangan mikrokontroler ini adalah catu daya DC. Untuk membuat catu daya DC, tegangan AC disearahkan dengan menggunakan dioda. Keluaran dari dioda ini kemudian diteruskan ke IC regulator yang fungsinya adalah untuk menstabilkan tegangan.

BAB III

METODE PENELITIAN

Penelitian yang akan dilakukan ini menggunakan sensor fototransistor dan LED inframerah yang terdiri dari dua bagian utama, yaitu rancang perangkat keras (*hardware*) dan rancang perangkat lunak (*software*). Perancangan perangkat keras terdiri dari bagian catu daya, sensor, ADC 0804, rangkaian minimum untuk mikrokontroler, rangkain driver dan alarm. Bagian rancang perangkat lunak penulis menggunakan bahasa C.

3.1 Alat- alat yang digunakan dalam penelitian

1. Solder dan pencabut timah

Solder digunakan untuk memanaskan timah, sedangkan pencabut timah untuk mengeluarkan timah jika terjadi kesalahan.

2. Timah, jumper dan *Crocodile clip*

Bahan konduktor penghubung antar komponen untuk rangkaian permanen dan sebagai kabel penghubung antar komponen.

3. FeCl_3 (pelarut PCB)

Bubuk yang digunakan untuk melarutkan papan PCB

4. PC (*Personal Computer*)

PC digunakan untuk mengetik dan menjalankan program yang akan dipindahkan ke mikrokontroler AT89S51, melalui *downloader* ASM-51.

5. Multimeter

Digunakan untuk mengukur besaran listrik baik untuk tegangan, arus dan resistor.

6. Papan *breadboard*

Digunakan untuk uji coba rangkaian.

7. Mikrokontroler AT89S51

Mikrokontroler AT89S51 inilah yang akan mengatur lalu-lintas instruksi dan data yang terjadi di dalam sistem.

8. Sensor Fototransistor dan LED inframerah

Sensor yang dapat mendeteksi emisi cahaya yang dilalui oleh air, sehingga terbaca kekeruhan air.

3.2 Tata Laksana Penelitian

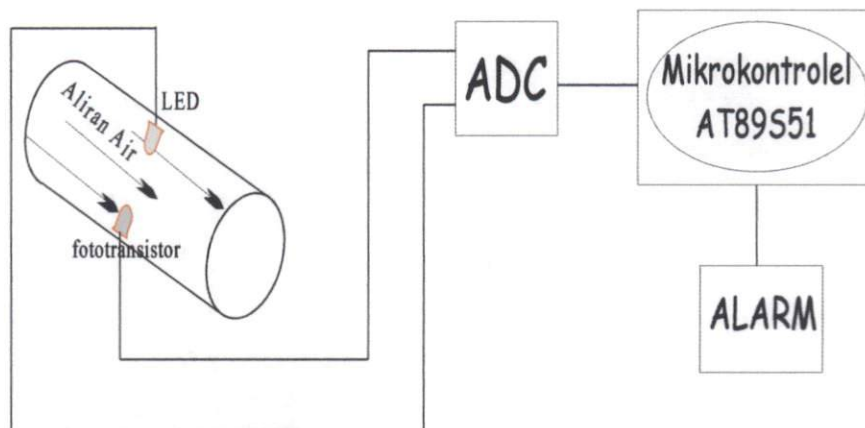
Penulis mengharapkan agar sistem pendeteksi kekeruhan air ini dapat berjalan lancar maka terdapat beberapa tahapan yang dilakukan. Tahap atau proses yang akan dilakukan berupa :

1. Pengumpulan bahan penelitian melalui tinjauan pustaka dan internet.
2. Pengenalan dan pemahaman fungsi dari masing-masing komponen yang digunakan untuk membuat rancang bangun alat tersebut.
3. Tahap uji coba untuk merangkai komponen pada papan *breadboard*.
4. Pembuatan rangkaian secara permanen baik penyolderan, pemasangan alat dan komponen dan pengaturan lainnya.
5. Pembuatan program sistem pendeteksi air.

6. Pengujian akhir meliputi perangkat keras dan perangkat lunak.

3.3 Perancangan Perangkat Keras (*hardware*)

Skematik sistem pendeteksi kekeruhan air ini direncanakan seperti pada Gambar 3.1.



Gambar 3.1. Skematik sistem sensor pendeteksi kekeruhan air

Sinyal masukan pada sistem pendeteksi tingkat kekeruhan air adalah emisi cahaya yang dikeluarkan oleh LED dan ditangkap oleh fototransistor. Cahaya yang dihasilkan LED berdasarkan tingkat emisi cahaya yang berbeda jika di air bersih dan air yang keruh. Prinsipnya pada air yang keruh terdapat bahan-bahan anorganik atau organik yang bisa mengabsorpsi emisi cahaya LED sehingga intensitas cahaya menjadi berkurang, maka tegangan yang dibaca oleh fototransistor menjadi berbeda antara air yang bersih dan air yang keruh. Perubahan resistansi dari fototransistor ini dilanjutkan ke mikrokontroler AT89S51. Karena sinyal keluaran dari sistem sensor analog, maka dibutuhkan ADC untuk mengkonversi sinyal analog ke digital agar bisa terbaca oleh rangkaian

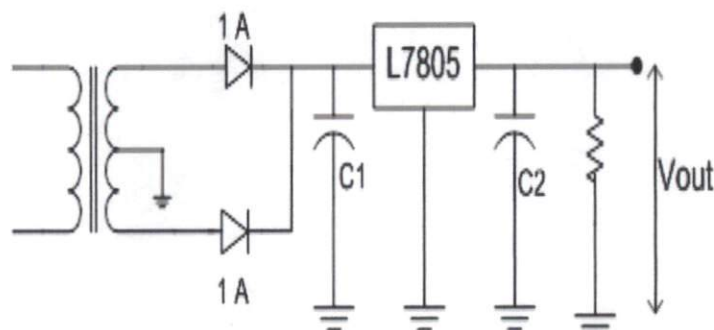
mikrokontroler AT89S51. Selanjutnya menjadi masukan pada program, kemudian diproses dan hasilnya dalam bentuk alarm.

Rancang bangun perangkat keras terdiri dari :

1. Perancangan rangkaian catu daya +5 V
2. Perancangan rangkaian sensor fototransistor dan LED inframerah
3. Perancangan rangkaian ADC 0804
4. Perancangan rangkaian minimum untuk mikrokontroler AT89S51
5. Rangkaian driver
6. Alarm

3.3.1. Rangkaian Catu Daya +5 V

Catu daya berfungsi sebagai sumber arus DC untuk menjalankan rangkaian sensor yang membutuhkan tegangan 5 V dan pemroses pada mikrokontroler 5 V. Skematik rangkaian catudaya 5 V yang digunakan pada sistem kontrol di tunjukkan pada Gambar 3.2.



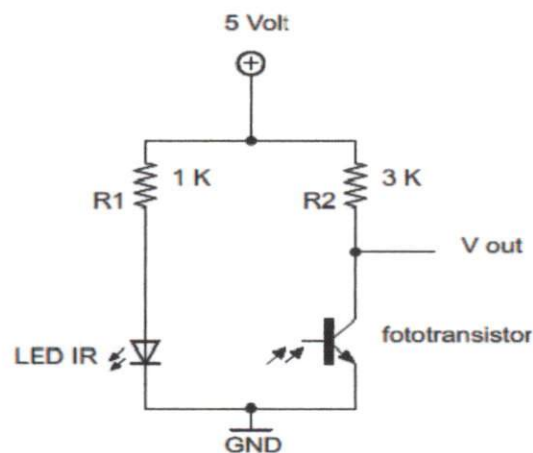
Gambar 3.2. Skematik rangkaian catu daya +5 V

Rangkaian catu daya ini dapat dirancang kembali sesuai dengan kebutuhan. Dengan arus yang demikian besar, temperatur resistor dan transistor

akan sedemikian panas. Sangat dianjurkan menggunakan *heatsink* untuk transistor Q1 dan resistor R2. Komponen IC LM7805 mestinya tidak memerlukan *heatsink*, karena arus yang melewati komponen ini relatif kecil. Kapasitor elco C1 adalah anjuran dari *datasheet* 7805 agar tegangan output lebih stabil.

3.3.2. Rangkaian Sensor

Fototransistor merupakan sensor elektronik yang bekerja berdasarkan terhubung dan terputusnya cahaya dari LED ke transistor. Fototransistor adalah penerima yang sensitif terhadap cahaya, dengan prinsip kerja ; apabila tegangan mengalir ke LED, maka LED akan menyala (memancarkan cahaya), apabila cahaya mengenai fototransistor, maka transistor akan bekerja, secara otomatis kolektor akan terhubung ke *ground* dan *Vout* akan bernilai rendah (nol). Begitu pula saat cahaya dari LED terhalang dan tidak menerangi fototransistor maka fototransistor akan *Off*, sehingga *Vout* menjadi *High/5Volt*. Rangkaian system sensor yang digunakan dapat dilihat pada gambar 3.3.



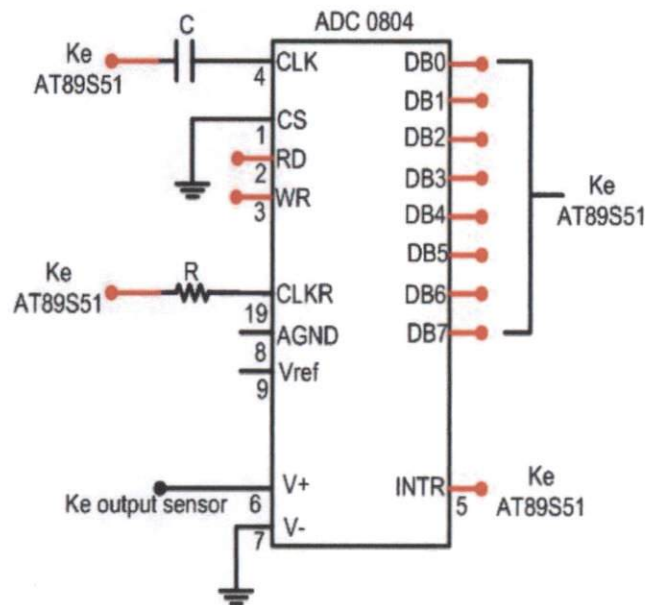
Gambar 3.3. Rangkaian sistem sensor

3.3.3 Rangkaian Analog Digital Converter (ADC) 0804

Komponen yang digunakan pada rangkaian ADC 0804 adalah :

- ADC 0804 : 1 buah
- Resistor 10 k Ω : 1 buah
- Kapasitor 150 pF : 2 buah

Rangkaian ADC 0804 dapat dilihat pada Gambar 3.4.



Gambar 3.4. Rangkaian ADC0804

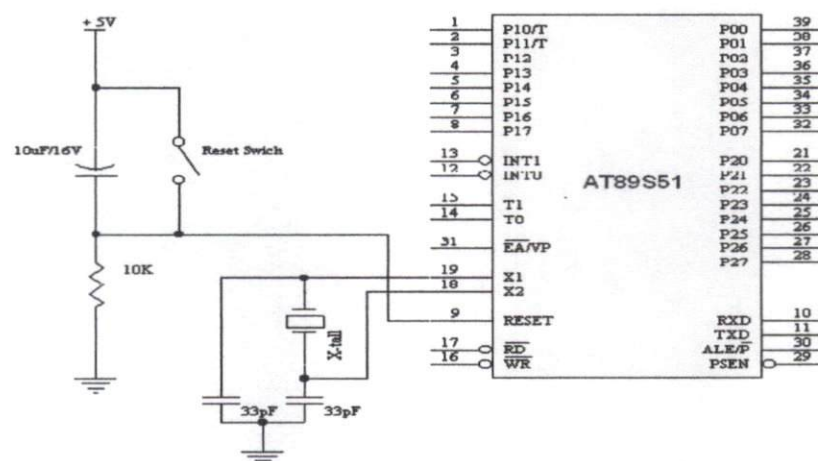
Pin-pin ADC yang digunakan yaitu pin 4 dan pin 19 dihubungkan dengan resistor 10 k Ω dan kapasitor 150 pF yang terletak antara pin 19 dengan pin 4 untuk membantu membangkitkan rangkaian *clock*. Pin 6 masukan dari sensor. Pin 3 dihubungkan ke pin 3-1 mikrokontroler AT89S51.

3.3.4 Rangkaian minimum untuk Mikrokontroler

Rangkaian yang paling sederhana hingga rangkaian mikrokontroler dapat bekerja dikenal dengan nama sistem minimum. Dalam sistem ini terdapat beberapa komponen yang diperlukan antara lain :

- Chip IC mikrokontroler ISP MCS-51
- Kristal (maks 24 MHz)
- Kapasitor (33 pF 2 buah, 10 μ F/16V 1 buah)
- Resistor 10 K Ω

Dengan komponen tersebut maka mikrokontroler telah memenuhi standar operasi dan dapat digunakan untuk berbagai aplikasi. Komponen-komponen tersebut kemudian dirangkai seperti ditunjukkan pada Gambar 3.5.



Gambar 3.5 Rangkaian sistem minimum mikrokontroler AT89S51

3.3.5 Rangkain Driver

Rangkaian driver in diperlukan agar mikrokontroler dapat mengendalikan beban AC yang terhubung dengan relay karena tegangan keluaran dari kaki-kaki

mikrokontroler tidak cukup untuk mengaktifkan relay. Rangkaian driver ini dapat dibuat dengan menggunakan sebuah transistor dan sebuah relay. Untuk pengendalian relay ini dapat didatur dengan pemberian tegangan pada kaki basis transistor tergantung kepada jenis transistor yang digunakan. Jika digunakan transistor PNP maka untuk mengaktifkan relay dilakukan dengan pemberian logika nol pada kaki mikrokontroler yang terhubung pada basis transistor. Tetapi jika digunakan transistor jenis NPN maka untuk mengaktifkan relay diberikan logika satu pada basis transistor tersebut.

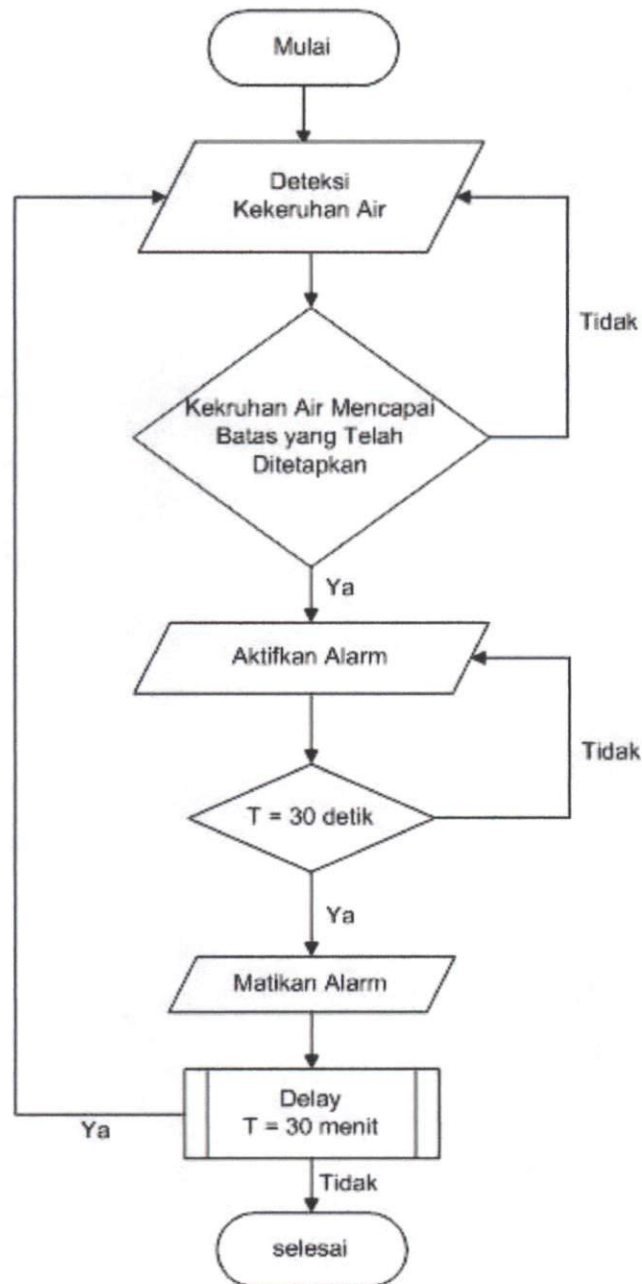
3.3.6 Alarm

Alarm adalah sebuah piranti yang dapat mengkonversi sinyal-sinyal keluaran berupa sinyal elektrik (dari mikrokontroler) menjadi keluaran berupa bunyi. Pada penggunaannya alarm ini berkerja sesuai dengan program yang telah kita tanamkan terlebih dahulu pada mikrokontroler.

3.4 Rancang Perangkat Lunak (*Software*)

3.4.1 Diagram alir

Diagram alir perangkat lunak pada mikrokontroler AT89S51 untuk menampilkan pendeteksian kekeruhan air, seperti yang terlihat pada Gambar 3.6.



Gambar 3.6 Diagram alir proses pendeteksi kekeruhan air

3.4.2 Program Perangkat Lunak

Program alat ukur kecepatan laju aliran air dibuat dengan menggunakan software Reads51 dengan tahap-tahap sebagai berikut:

- Buka Reads51
- Buat file C baru dengan mengklik menu *file* dan memilih *new file*.
- Klik C File dan klik Ok
- Buka *file* kemudian pilih *save* untuk menyimpan program yang telah dibuat dengan tipe C (contoh : D:\prog\prog1.c).
- Compile program tersebut dengan mengklik *build* pada *toolbar*, jika *compile*-an sukses maka akan dihasilkan file berekstensi **.hex** pada *folder* tempat kita menyimpan file.

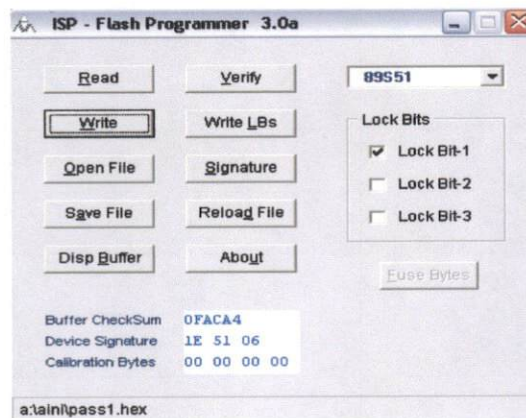
3.4.3 Uji Perangkat Lunak

Bahasa pemrograman yang telah ditulis dikompilasi dengan cara mengklik *icon* pada tampilan *software* Reads51. Selanjutnya akan ditampilkan berbagai menu dan fungsi dari masing-masing *file* yang akan digunakan.

3.4.4 Menanamkan Program ke Mikrokontroler AT89S51

Program yang telah benar dapat segera dimasukkan ke *chip* mikrokontroler menggunakan *software* AEC-ISP melalui *hardware* sistem minimum dan konektor atau *port paralel* DB-25 untuk keluaran digital dari ADC 0804 (D0 sampai D7) dihubungkan ke pin register data DB-25 (D0 ke pin 2 sampai D7 ke pin 9) dan *ground* rangkaian dihubungkan ke pin 25.

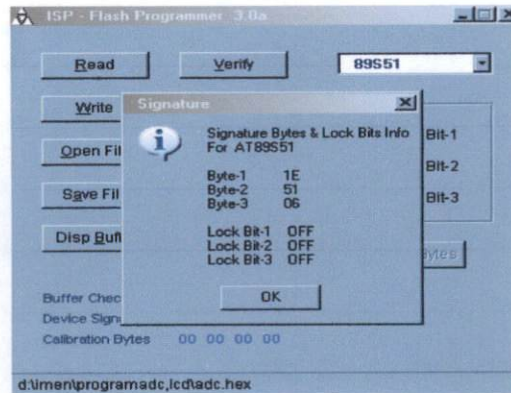
Selanjutnya tahap penanaman program *software AEC-ISP* adalah dipindahkan *file* berestensi.hex hasil dari *compile* ke mikrokontroler AT89S51 dengan menggunakan ISP-flash programmer 3.0a dengan cara memasang AT89S51 pada rangkaian target, kemudian dihubungkan rangkaian target dengan konektor DB 25 pada komputer. Pada rangkaian rangkaian diberi catu daya 5 Volt dan dibuka ISP-Flash programmer 3.0a kemudian dipilih AT89S51 untuk jenis mikrokontroler yang digunakan.



Gambar 3.7. tampilan awal *software AEC-ISP*

Chip mikrokontroler dipasang pada sistem minimum dan dihubungkan ke komputer melalui *jack DB-25* atau *port printer*. Icon *signature* pada tampilan *software AEC-ISP* di klik. Klik ini berguna untuk memastikan apakah *chip* mikrokontroler dan komputer telah terhubung.

Klik tombol *signature* untuk menandai apakah rangkaian kita sudah terhubung atau belum dengan komputer.



Gambar 3.8 Tanda mikrokontroler telah terhubung pada PC

Setelah rangkaian terhubung dengan baik kemudian klik tombol *open file* untuk memilih program mana yang akan ditanamkan ke *chip* mikrokontroler. Secara *default software* akan menampilkan program dengan *file* berekstensi *.Hex, ini dikarenakan mikrokontroler hanya mengenal bilangan ini.

Kemudian tombol *write* kita klik untuk menuliskan program ke mikrokontroler. Tunggu hingga muncul kotak *verify ok*, jika gagal ulangi lagi atau periksa apakah ada kesalahan pada alat atau tidak. Setelah proses penulisan selesai kemudian tombol *Verify* diklik untuk memastikan bahwa penanaman program berhasil.

3.5 Pengujian Alat

Pengujian alat yang telah dilakukan dengan menempelkan sensor yaitu Fototransistor dan LED inframerah kesebuah pipa (paralon) yang posisinya saling berhadapan (sesuai dengan gambar skematik sensor). Kemudian dialiri air kepipa tersebut dan diukur tegangannya.

Sebelum merangkai alat, harus dilakukan pengujian terhadap sensor pada papan *breadboard*. Setelah komponen dipasang kepapan *breadboard* dibaca

tegangan yang dihasilkan oleh sensor tanpa ada hambatan, kemudian dibandingkan dengan dengan adanya hambatan. Apabila ada perbedaan yang cukup berarti (perbedaan tegangannya cukup jauh), berarti sensornya dapat digunakan.

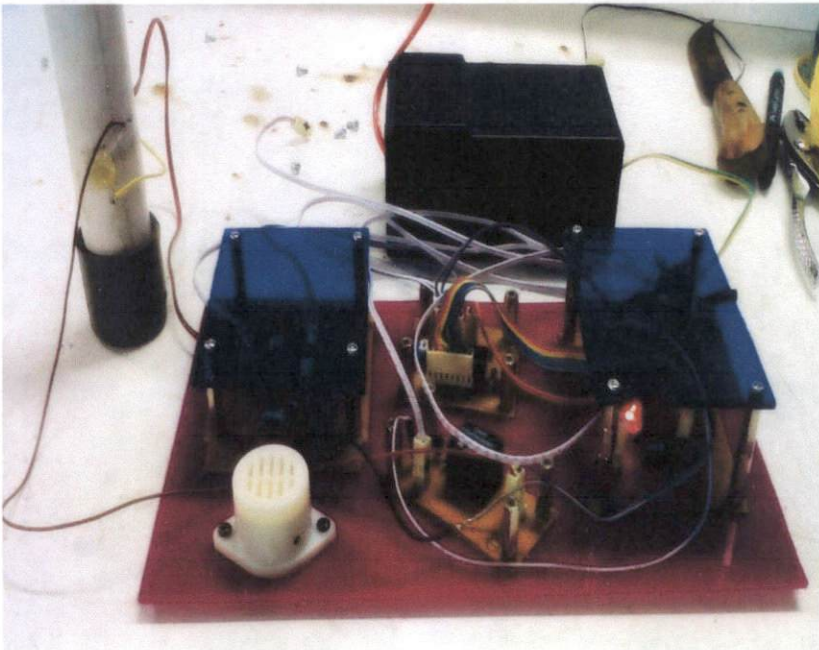
Sampel air yang digunakan untuk dialiri kepipa tersebut berupa air yang dialiri kerumah-rumah oleh PDAM, air minum kemasan yang dijual ditoko-toko (SMS), air sungai, air kopi.

Penulis juga melakukan pengujian dengan air yang dalam keadaan diam dengan tujuan untuk membandingkan tegangan yang dihasilkan. Sehingga program yang dimasukkan sesuai dengan yang diinginkan, yang dapat membuat alarm berbunyi walaupun air dalam keadaan diam ataupun air dalam keadaan mengalir. Pengujian juga dilakukan dengan menggunakan berbagai penghalang dengan tujuan untuk melihat sensitifitas dari sensor tersebut karena tegangan keluaran yang dihasilkan sensor tersebut terlalu kecil.

BAB IV

HASIL DAN PEMBAHASAN

Pada BAB III telah dijelaskan bagaimana rancang bangun sistem dari alat yang digunakan, maka di BAB IV ini akan dibahas hasil pengujian dari alat yang telah dibuat beserta pembahasan yang diperlukan dalam pendeteksian kekeruhan air ini. Rangkaian keseluruhan sistem pendeteksi kekeruhan air yang dapat dilihat pada gambar 4.1.



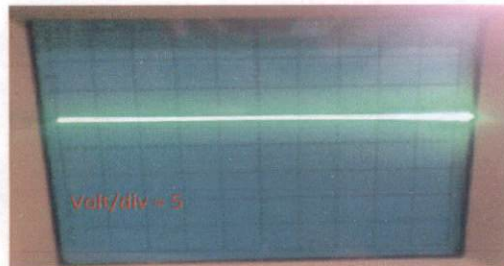
Gambar 4.1. Rangkaian sensor secara keseluruhan

4.1 Pengujian Alat

Dalam pengujian alat ini ada beberapa tahap yang dilakukan agar dapat bekerja atau berfungsi dengan yang diharapkan.

4.1.1 Pengujian Catu Daya

Catu daya yang digunakan adalah catu daya +5V. Catu daya ini dibuat dengan menggunakan penyearah dioda *bridge*(jembatan) kemudian di paralel ke kapasitor 1000uf 25V sebagai tapis, lalu kapasitor tadi dihubungkan dengan IC regulator 7805 untuk keluaran +5V. Pengujian dilakukan dengan menghitung dan melihat bentuk keluaran dari masing-masing IC regulator sebelum dan setelah diberi beban serta ground. Data hasil pengujian tersebut dapat dilihat di gambar 4.2.



Gambar 4.2. Keluaran catu daya pada osiloskop

Dari gambar 4.2 dapat dilihat jika keluaran dari catu daya sudah berupa tegangan DC yang stabil(teregulasi). Keluaran dari kaki IC regulator 7805 tepat 5V, hal ini sangat penting karena berpengaruh pada kinerja sistem minimum dari mikrokontroler AT89S51, baik saat mendownload program dari PC ke mikro maupun saat pengontrolan oleh mikrokontroler.

4.1.2 Pengujian Sistem Minimum AT89S51

Mikrokontroler merupakan bagian terpenting dalam pengontrolan ini. Pengujian mikrokontroler dilakukan dengan menguji 32 pin I/O(*input/output*)nya yang dihubungkan langsung dengan LED. Dalam pengujian ini, setiap port mikro(port0, port1, port2, port3) akan diberikan logika berupa bilangan desimal dengan cara menanamkan(*download*) program yang dibuat dengan bahasa C dengan listing program yang terlampir pada lampiran (XX).

Port mikro dikatakan baik saat lampu LED yang di hubungkan menyala sesuai dengan digit biner dari angka desimal yang dimasukkan didalam program. Dari hasil pengujian yang dilakukan didapat tampilan seperti pada Gambar 4.3.



Gambar 4.3. (a) led menyala penuh (b) hanya 2 lampu led saja yang hidup

Dari listing program dapat kita lihat bahwa P0 = 255, P1 = 12, P2 = 80 dan P3 = 150, angka desimal yang didefinisikan untuk setiap port dapat di konversi menjadi angka biner seperti tabel 4.1 dari tabel tersebut dapat dilihat bahwa untuk digit 1 pada angka biner menyatakan LED yang menyala dan angka nol(0) menyatakan LED mati.

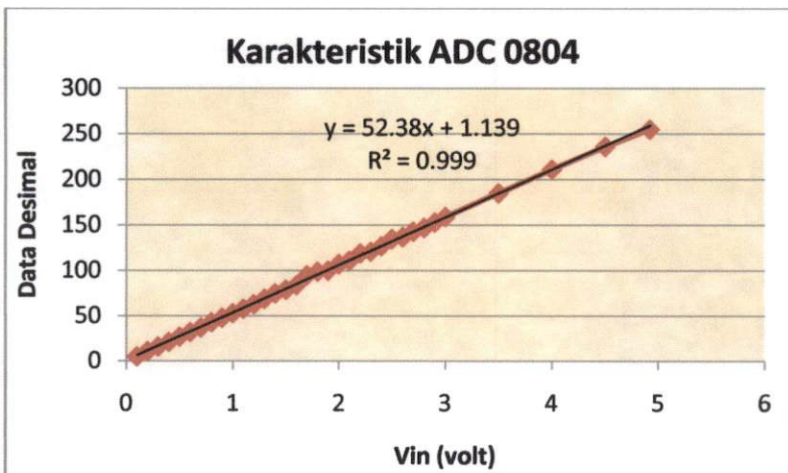
Dari hasil perhitungan pada tabel 4.1 dapat disimpulkan bahwa pin pada mikrokontroler AT89S51 yang akan digunakan dapat berfungsi dengan baik.

Tabel 4.1 Tampilan keluaran dari port Mikrokontroler AT89S51

	LED 1 (2^0)	LED 2 (2^1)	LED 3 (2^2)	LED 4 (2^3)	LED (2^4)	LED 6 (2^5)	LED 7 (2^6)	LED 8 (2^7)
P1	0	0	1	1	0	0	0	0
P2	0	0	0	0	1	0	1	0
P3	0	1	1	0	1	0	0	1
P0	1	1	1	1	1	1	1	1

4.1.3 Pengujian ADC 0804

Pengujian ini dilakukan dengan memberikan tegangan masukan dari rangkaian sensor (yang diberi catu 5 V) ke ADC. Dengan memberi tegangan masukan, maka diperoleh nilai keluaran ADC (dalam bentuk biner) yang terbaca pada tampilan 8 buah LED yang dihubungkan ke kaki-kaki keluaran ADC tersebut. Hasil pengujian ADC 0804 ini seperti diperlihatkan pada Gambar 4.4.



Gambar 4.4. Karakteristik ADC 0804

Dari grafik dapat dilihat bahwa ADC0804 yang digunakan linear terhadap masukan analog yang ditunjukkan dengan derajat korelasi linier grafik (R^2)

mendekati 1. Ada dua hal yang paling penting untuk karakterisasi ADC0804 ini adalah *range* skala penuh (*Full Scale Range*) dan resolusi.

$$FSR = V_{RH} - V_{RL} \quad (4.1)$$

dengan :

V_{RH} = tegangan referensi tinggi (V)

V_{RL} = tegangan referensi rendah (V)

FSR = selisih V_{RH} dengan V_{RL} (V)

Dari hasil pengukuran diperoleh $V_{RL} = 0$ V dan $V_{RH} = 4,92$ V, sehingga FSR ADC0804 adalah 4,92 V.

Resolusi memberikan keakuratan pengukuran dari ADC0804, yaitu nilai yang bisa dipisahkan dari sinyal masukan dalam *range* tertentu. Resolusi dari ADC0804 adalah

$$Resolusi = \frac{FSR}{2^n} \quad (4.2)$$

keterangan :

FSR = tegangan skala penuh (V)

n = jumlah bit ADC0804

Dengan menggunakan persamaan (4.2) resolusi dari ADC0804 adalah 19,2 mV/bit.

Sehingga didapatkan FSR 4,92 V dan resolusi 19,2 mV/bit atau 1 LSB = 19,2 mV. Data hasil pengukuran dapat dilihat pada Lampiran 2.

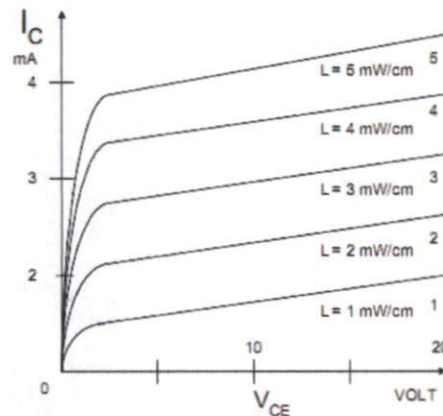
4.1.4 Pengujian Driver

Pengujian rangkaian *Driver relay* bertujuan untuk mengetahui apakah rangkaian ini dapat berfungsi seperti yang diinginkan. Relay digunakan sebagai

driver untuk mematikan dan menghidupkan lampu. Relay akan dipicu oleh port 1.0 untuk relay lampu.

Pengujian relay telah berhasil dengan menghidup matikan sebuah lampu AC 5 Watt 220 V yang dilakukan dengan cara memberi catu negatif(GND) pada bagian pin yang akan dihubungkan dengan mikro. Meng-*ground*-kan relay sama saja seperti kita memberi logika 0(low) pada port P1_0. Saat diberi logika low atau panjar mundur pada basis transistor, maka basis akan membuka jalur agar arus mengalir antara kolektor dan emiter, arus yang mengalir inilah yang akan membuat kumparan pada relay menghasilkan medan magnet yang dapat menggerakkan penghubung yang berfungsi sebagai saklar.

4.1.5 Pengujian Sistem Sensor



Gambar 4.5. Karakteristik Fototransistor

Gambar diatas merupakan kumpulan kurva yang menyatakan hubungan arus Kolektor dan tegangan Kolektor – Emiter dari fototransistor tertentu. Terlihat

bahwa semakin tinggi intensitas cahaya (L) dengan jarak 1 cm dari sumber, arus Kolektor I_c akan meningkat pada setiap nilai intensitas tertentu. Contoh : untuk nilai VCE tertentu, jika nilai L bertambah besar, maka arus kolektor juga akan meningkat tinggi. Hal ini menunjukkan tingkat sensitifitas fototransistor akan semakin meningkat intensitas cahaya yang jatuh kepermukaan semakin tinggi (semakin besar dan terang).

Dilihat dari karakteristik sensor fototransistor tersebut, maka sensor fototransistor dapat dipasangkan dengan LED inframerah yang dapat meneruskan cahaya dan diterima oleh fototransistor. Pengujian alat yang telah dilakukan dengan menempelkan sensor yaitu Fototransistor dan LED inframerah ke sebuah pipa (paralon) yang posisinya saling berhadapan (sesuai dengan gambar skematik sensor). Kemudian dialiri air ke pipa tersebut dan diukur tegangannya.

Sebelum merangkai alat, harus dilakukan pengujian terhadap sensor pada papan *breadboard*. Setelah komponen dipasang ke papan *breadboard* dibaca tegangan yang dihasilkan oleh sensor tanpa ada hambatan, kemudian dibandingkan dengan dengan adanya hambatan. Apabila ada perbedaan yang cukup berarti (perbedaan tegangannya cukup jauh), berarti sensornya dapat digunakan.

Sampel air yang digunakan untuk dialiri ke pipa tersebut berupa air yang dialiri kerumah-rumah oleh PDAM, air minum kemasan yang dijual ditoko-toko (SMS), air sungai, air kopi.

Penulis juga melakukan pengujian dengan air yang dalam keadaan diam dengan tujuan untuk membandingkan tegangan yang dihasilkan. Sehingga

program yang dimasukkan sesuai dengan yang diinginkan, yang dapat membuat alarm berbunyi walaupun air dalam keadaan diam ataupun air dalam keadaan mengalir. Pengujian juga dilakukan dengan menggunakan berbagai penghalang dengan tujuan untuk melihat sensitifitas dari sensor tersebut karena tegangan keluaran yang dihasilkan sensor tersebut terlalu kecil.

4.1.6 Pengujian Sistem Secara Keseluruhan

Pengujian secara keseluruhan dilakukan dengan mengukur perubahan resistansi tegangan yang dihasilkan oleh sensor fototransistor dan LED inframerah terhadap intensitas cahaya yang masuk terhadap berbagai macam air yang dalam keadaan tenang dan air yang mengalir. Perubahan resistansi dari fototransistor ini dilanjutkan ke mikrokontroler AT89S51. Karena sinyal keluaran dari sistem sensor analog, maka dibutuhkan ADC untuk mengkonversi sinyal analog ke digital agar bisa terbaca oleh rangkaian mikrokontroler AT89S51. Selanjutnya menjadi masukan pada program, kemudian diproses dan hasilnya dalam bentuk alarm.

Pertama-tama, pengujian melakukan pengujian dengan air dalam keadaan tenang. Hasil pengujian sensor terhadap air dalam keadaan tenang atau diam dapat dilihat dari Tabel 4.2.

Tabel 4.2 Pengujian air dalam keadaan tenang

Air yang Diuji	Tegangan (V)
air minum SMS	1, 650
air PDAM (yang dialiri kerumah-rumah)	1, 655
air sungai	1, 657
air kopi	1, 660

Pengujian sistem sensor dengan berbagai macam air yang dilakukan pada kondisi tenang atau diam dapat disimpulkan bahwa, tegangan yang dihasilkan pada air minum lebih kecil dibandingkan dengan tegangan pada air yang tingkat kekeruhannya lebih pekat, seperti kopi.

Berikutnya dilakukan pengujian dengan air yang dialiri keparalon atau pipa. Hasil pengujian sensor terhadap air dalam keadaan mengalir dapat dilihat dari Tabel 4.3.

Tabel 4.3 Pengujian air dalam keadaan mengalir

Air yang Diuji	Tegangan (V)
air minum SMS	1, 650
air PDAM (yang dialiri kerumah-rumah)	1, 655
air sungai	1, 657
air kopi	1, 660

Pada pengujian air yang dilakukan dalam kondisi air mengalir, perubahan tegangannya terlihat sama dengan air dalam kondisi tenang. Tetapi sebenarnya ada perubahan tegangan yang terjadi, misalnya pada air minum tegangan yang sebenarnya adalah 1,6503 volt tetapi penulis menuliskannya 1,650 saja.

Pengujian juga dilakukan dengan berbagai jenis penghalang, untuk melihat sensitifitas fototransistor terhadap LED inframerah, karena hasil yang diatas terlalu kecil perbedaan tegangannya. Hasil percobaan yang dilakukan dapat dilihat dari Tabel 4.4.

Tabel 4.4 Pengujian dengan berbagai penghalang

Penghalang yang digunakan	Tegangan (V)
Kertas plastik	0,98
Papan akrilik transparan	0,72
Kertas	1,63
Papan PCB	1, 63

Dari percobaan yang telah dilakukan dapat dilihat bahwa sensor bekerja dengan baik. Karena ada perubahan tegangan yang terjadi walaupun sedikit.

Setelah penulis melakukan percobaan diatas dapat penulis simpulkan semakin tinggi tingkat kekeruhan air maka semakin tinggi pula tegangan yang dihasilkan. Sama halnya dengan prinsip kerja dari fototransistor dan LED Inframerah semakin terhalang cahaya yang ditangkap oleh fototransistor dari LED, maka tegangan yang dihasilkan semakin besar. Maka dapat dikatakan sensor dalam keadaan atau kondisi baik.

Tegangan yang dihasilkan oleh sensor tadi akan diteruskan ke mikrokontroler AT89S51 yang kemudian akan dihidupkannya alarm. Penulis mengambil batasan hidupnya alarm tersebut pada tegangan 1,656 diantara tegangan pada air PDAM dan air sungai. Yang kemudian nilainya dimasukkan

didalam program yang akan ditanamkan kedalam mikrokontroler. Sehingga alarm bisa berbunyi apabila melewati batas ketentuan.

4.2 Pembahasan

Sistem pedeteksi kekeruahn air barbasis mikrokontroler AT89S51 dengan sensor fototransistor dan LED inframerah ini bekerja berdasrakan emisi cahaya yang dikeluarkan oleh LED dan ditangkap oleh fototransistor. Fototransistor yang berfungsi mengubah energi cahaya menjadi arus listrik. Cahaya yang dihasilkan LED berdasarkan tingkat emisi cahaya yang berbeda jika di air bersih dan air yang keruh.

Pada air yang keruh terdapat bahan-bahan anorganik atau organik yang bisa mengabsorsi emisi cahaya LED sehingga intensitas cahaya menjadi berkurang, maka tegangan yang dibaca oleh fototransistor menjadi berbeda antara air yang bersih dan air yang keruh. Perubahan resistansi dari fototransistor ini dilanjutkan ke mikrokontroler AT89S51. Karena sinyal keluaran dari sistem sensor analog, maka dibutuhkan ADC untuk mengkonversi sinyal analog ke digital agar bisa terbaca oleh rangkain mikrokontroler AT89S51. Selanjutnya menjadi masukan pada program, kemudian diproses dan hasilnya dalam bentuk alarm.

Pengujian yang dilakukan dengan mendeteksi emisi cahaya yang melewati LED inframerah yang diterima oleh fototransistor yang kemudian diukur tegangan keluarannya. Pada percobaan yang dilakukan penulis melakukan dengan berbagai cara untuk melihat keakuratan dari sensor fototransistor. Pertama-tama penulis mengukur tegangan yang dihasilkan oleh fototransistor terhadap cahaya yang

mengenaiknya, dengan jarak 2 cm antara LED Inframerah dengan fototransistor (posisi didalam paralon) hasil tegangan yg dihasilkan yaitu 1,487 V tanpa diberi penghambat.

Setelah itu pengukuran tegangan dilakukan dengan air minum SMS, air PDAM yang dialiri ke rumah-rumah, air sungai dan air yang sengaja dibuat sangat keruh dengan menggunakan air kopi. Pengujian tersebut juga dilakukan dengan air yang tenang yang berada di dalam pipa dan air yang dialiri pada pipa. Ternyata tegangan yang dihasilkan masih sama kecilnya antara yang dialiri dan dalam keadaan diam.

Pengujian juga dilakukan dengan berbagai macam hambatan berupa, kertas plastik, akrilik bening, kertas hvs dan papan PCB. Untuk melihat apakah perubahan tegangan terjadi signifikan. Ternyata tegangan yang dihasilkan juga masih kecil, dan tidak bisa terbaca pada ADC karna ADC bisa membaca tegangan dengan jarak 0,19. Untuk itu dibutuhkan sebuah penguat agar terbaca oleh ADC agar bias diproses oleh mikrokontroler.

BAB V

KESIMPULAN DAN SARAN

5.1 Kesimpulan

Dari rancang bangun sistem pendeteksi kekeruhan air berbasis mikrokontroler AT89S51 dengan menggunakan sensor fototransistor yang telah dilakukan ini, dapat penulis menyimpulkan bahwa :

1. sistem pendeteksi kekeruhan air telah berhasil mendeteksi perubahan tingkat kekeruhan air dengan sampel air minum kemasa, air PDAM, air sungai dan air kopi. Walaupun perubahan tegangannya sangat kecil.
2. Semakin tinggi tingkat kekeruhan air atau semakin keruhnya air, maka tegangan juga semakin tinggi. Begitu juga sebaliknya, apabila airnya bersih atau jernih. Maka tegangan yang dihasilkan juga akan kecil.
3. Tegangan acuan yang dipakai agar alarm berbunyi adalah 1,656 volt, diatas tegangan yang dihasilkan oleh air PDAM dan dibawah tegangan air sungai.

5.2 Saran

Dalam pembuatan system pendeteksi kekeruhan air ini mungkin bisa lebih difariasikan lagi dengan keluaran memakai LCD agar terlihat tegangan yang terbaca oleh sensor fototransistor dan juga dapat menggunakan lampu sebagai tampilannya juga.

DAFTAR KEPUSTAKAAN

- Budiharto, W, 2005, *Perancangan Sistem dan Aplikasi Mikrokontroler*, PT. Elex Media Komputindo, Jakarta.
- Budioko, T, 2005, *Belajar dengan Mudah dan Cepat Pemrograman Bahasa C dengan SDCC Pada Mikrokontroler AT89X051/AT89C51/52 Teori Simulasi dan Aplikasi*, Gava Media, Yogyakarta.
- Dipo, bariguna, CB, 2008, *Studi Tingkat Kekeruhan Air Menggunakan Citra Radar Airsars*. Fakultas Pertanian Intitut Pertanian, Bogor.
- Fraden, J. 1996. *Handbook of Modern Sensors*. California : Thermoscan, Inc.
- Leach, D.P., dan A.P. Malvino, 1994, *Prinsip-prinsip dan Penerapan Digital*, Elangga, Jakarta.
- Putra, A.E., 2004, *Belajar Mikrokontroler AT89C51/52/55 (Teori dan Aplikasi)*, Gava Media, Yogyakarta.
- Uldin, Rizal, 2006, *Pemanfaatan Rangkaian Pengukur Intensitas Cahaya Untuk Rancang Bangun Alat Pengukuran Tingkat Kekeruhan Air*, Universitas Negeri Semarang, Semarang.
- Very, A, dkk, *Sistem Pendeteksi Kelayakan Air Minum dalam Kemasan (AMDK) Sebagai Solusi Alternatif BPOM Berbasis Mikrokontroler*. Kampus ITS Sukolilo. Surabaya.
- _____. Peraturan Pemerintah Republik Indonesia Nomor 20 tahun 1990, *Penggolongan Air Menurut Peruntukannya*. Jakarta.

LAMPIRAN 1

KARAKTERISTIK ADC 0804

No	Vin (volt)	Data ADC (desimal)
1	0.1	5
2	0.2	11
3	0.3	16
4	0.4	21
5	0.5	27
6	0.6	32
7	0.7	37
8	0.8	43
9	0.9	48
10	1	53
11	1.1	58
12	1.2	63
13	1.3	69
14	1.4	75
15	1.5	79
16	1.6	84
17	1.7	95
18	1.8	99
19	1.9	100
20	2	107
21	2.1	111
22	2.2	119
23	2.3	121
24	2.4	127
25	2.5	135
26	2.6	137
27	2.7	143
28	2.8	147
29	2.9	153
30	3	159
31	3.5	185
32	4	211
33	4.5	236
34	4.92	255

LAMPIRAN 2

Tampilan program Bahasa C

```
#include "at89x51.h"

//#define LCDRS P2_0

//#define LCDEN P2_1

//#define LCDBUS P0

#define ADCBUS P3

#define WR P2_2

#define INTR P2_3

//#include "lcdangka.h"

//unsigned char desimal,hasil;

//signed char desimal;

//unsigned long hasil;

/*code unsigned char
tabel[256]={0,1,2,3,4,4,5,5,6,7,8,9,10,11,12,13,14,14,15,16,17,18,19,20,21,22,24,25,26,2
7,28,29,30,31,32,33,34,35,36,37,38,39,40,

41,42,43,44,45,46,47,48,49,50,51,52,53,55,56,57,58,59,60,61,62,63,64,65,66,67,68,69,7
0,71,72,73,73,75,76,77,78,78,80,80,81,82,

83,84,85,86,87,88,88,89,90};*/

void delay(unsigned int waktu)

{
```

```
    unsigned int i;
    for (i=0; i<waktu;i++);

}

void main()
{

//inisialisasi();

while (1) //ulangi selalu

{
    //P2_5 = 0;

WR = 0;
delay(10);
WR = 1;
    while(INTR == 1)
    {
        ;
    }
    delay(10000);
    if (ADCBUS >= 98)
    {
        P2_5 = 0;
        delay(60000);
        delay(60000);
    }
}
```

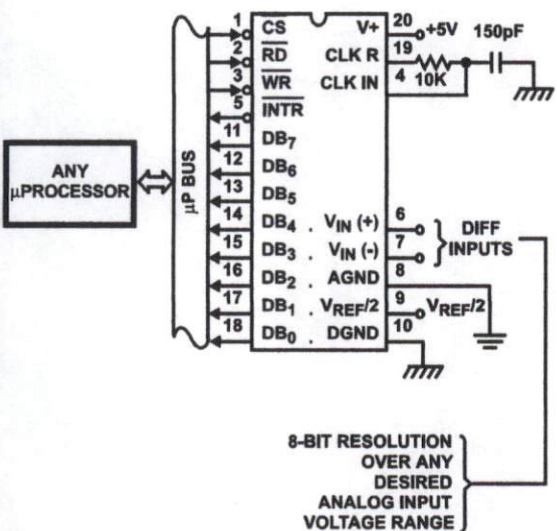
```
    delay(60000);  
    P2_5 = 1;  
    delay(100);  
    P2_5 = 0;  
    delay(60000);  
    delay(60000);  
    delay(60000);  
    P2_5 = 1;  
    delay(100);  
    P2_5 = 0;  
    delay(60000);  
    delay(60000);  
    delay(60000);  
    P2_5 = 1;  
    }  
else P2_5 = 0;  
}  
}
```


8-Bit, Microprocessor-Compatible, A/D Converters

The ADC080X family are CMOS 8-Bit, successive-approximation A/D converters which use a modified potentiometric ladder and are designed to operate with the 8080A control bus via three-state outputs. These converters appear to the processor as memory locations or I/O ports, and hence no interfacing logic is required.

The differential analog voltage input has good common-mode-rejection and permits offsetting the analog zero-input-voltage value. In addition, the voltage reference input can be adjusted to allow encoding any smaller analog voltage span to the full 8 bits of resolution.

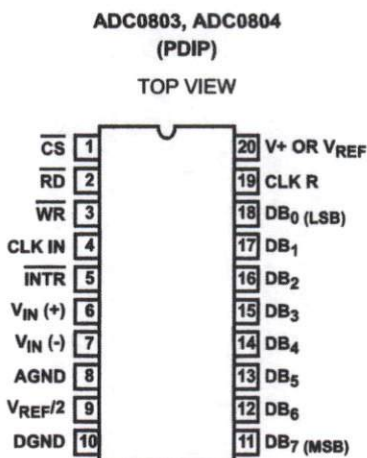
Typical Application Schematic



Features

- 80C48 and 80C80/85 Bus Compatible - No Interfacing Logic Required
- Conversion Time <100μs
- Easy Interface to Most Microprocessors
- Will Operate in a "Stand Alone" Mode
- Differential Analog Voltage Inputs
- Works with Bandgap Voltage References
- TTL Compatible Inputs and Outputs
- On-Chip Clock Generator
- Analog Voltage Input Range (Single + 5V Supply) 0V to 5V
- No Zero-Adjust Required
- 80C48 and 80C80/85 Bus Compatible - No Interfacing Logic Required

Pinout

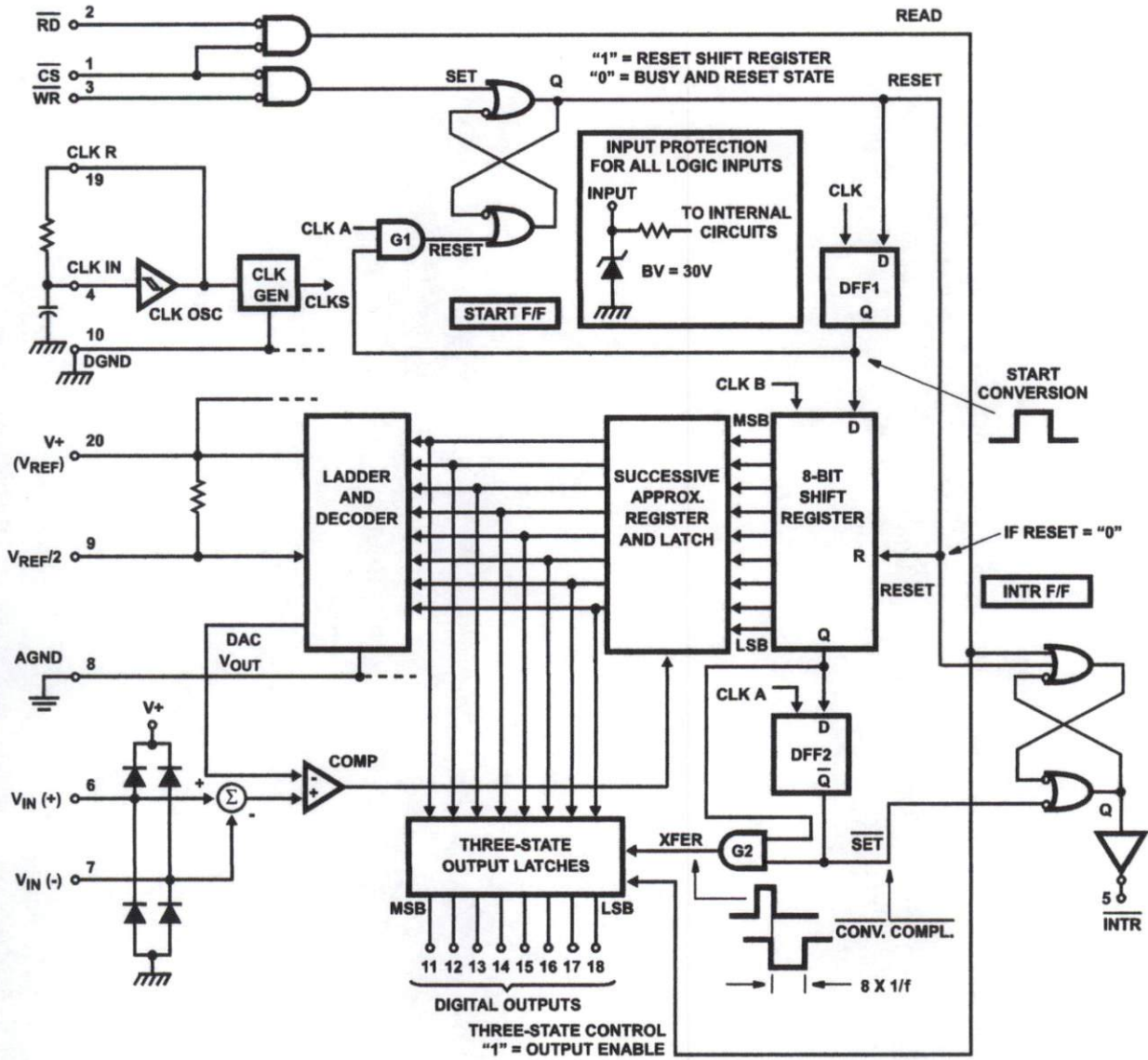


Ordering Information

PART NUMBER	ERROR	EXTERNAL CONDITIONS	TEMP. RANGE (°C)	PACKAGE	PKG. NO
ADC0803LCN	±1/2 LSB	V _{REF/2} Adjusted for Correct Full Scale Reading	0 to 70	20 Ld PDIP	E20.3
ADC0804LCN	±1 LSB	V _{REF/2} = 2.500V _{DC} (No Adjustments)	0 to 70	20 Ld PDIP	E20.3

ADC0803, ADC0804

Functional Diagram



ADC0803, ADC0804

Absolute Maximum Ratings

Supply Voltage	6.5V
Voltage at Any Input	-0.3V to (V ⁺ + 0.3V)

Operating Conditions

Temperature Range	0°C to 70°C
-------------------	-------------

Thermal Information

Thermal Resistance (Typical, Note 1)	θ_{JA} (°C/W)
PDIP Package	80
Maximum Junction Temperature	
Plastic Package	150°C
Maximum Storage Temperature Range	-65°C to 150°C
Maximum Lead Temperature (Soldering, 10s)	300°C

CAUTION: Stresses above those listed in "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress only rating and operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied.

NOTE:

θ_{JA} is measured with the component mounted on a low effective thermal conductivity test board in free air. See Tech Brief TB379 for details.

Electrical Specifications (Notes 2, 8)

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNITS
CONVERTER SPECIFICATIONS V ⁺ = 5V, T _A = 25°C and f _{CLK} = 640kHz, Unless Otherwise Specified					
Total Unadjusted Error					
ADC0803	V _{REF/2} Adjusted for Correct Full Scale Reading	-	-	±1/2	LSB
ADC0804	V _{REF/2} = 2.500V	-	-	±1	LSB
V _{REF/2} Input Resistance	Input Resistance at Pin 9	1.0	1.3	-	kΩ
Analog Input Voltage Range	(Note 3)	GND-0.05	-	(V ⁺ + 0.05)	V
CMR Common-Mode Rejection	Over Analog Input Voltage Range	-	±1/16	±1/8	LSB
Power Supply Sensitivity	V ⁺ = 5V ±10% Over Allowed Input Voltage Range	-	±1/16	±1/8	LSB
CONVERTER SPECIFICATIONS V ⁺ = 5V, 0°C to 70°C and f _{CLK} = 640kHz, Unless Otherwise Specified					
Total Unadjusted Error					
ADC0803	V _{REF/2} Adjusted for Correct Full Scale Reading	-	-	±1/2	LSB
ADC0804	V _{REF/2} = 2.500V	-	-	±1	LSB
V _{REF/2} Input Resistance	Input Resistance at Pin 9	1.0	1.3	-	kΩ
Analog Input Voltage Range	(Note 3)	GND-0.05	-	(V ⁺ + 0.05)	V
CMR Common-Mode Rejection	Over Analog Input Voltage Range	-	±1/8	±1/4	LSB
Power Supply Sensitivity	V ⁺ = 5V ±10% Over Allowed Input Voltage Range	-	±1/16	±1/8	LSB
LOGIC TIMING SPECIFICATIONS V ⁺ = 5V, and T _A = 25°C, Unless Otherwise Specified					
Clock Frequency, f _{CLK}	V ⁺ = 6V (Note 4)	100	640	1280	kHz
	V ⁺ = 5V	100	640	800	kHz
Clock Periods per Conversion (Note 5), CONV		62	-	73	Clocks/Conv
Conversion Rate In Free-Running Mode, CR	\overline{INTR} tied to \overline{WR} with $\overline{CS} = 0V$, f _{CLK} = 640kHz	-	-	8888	Conv/s
Width of \overline{WR} Input (Start Pulse Width), t _W (WR)	$\overline{CS} = 0V$ (Note 6)	100	-	-	ns
Access Time (Delay from Falling Edge of \overline{RD} to Output Data Valid), t _{ACC}	C _L = 100pF (Use Bus Driver IC for Larger C _L)	-	135	200	ns
Three-State Control (Delay from Rising Edge of \overline{RD} to HI-Z State), t _{1H} , t _{0H}	C _L = 10pF, R _L = 10K (See Three-State Test Circuits)	-	125	250	ns
Delay from Falling Edge of \overline{WR} to Reset of \overline{TR} , t _{WI} , t _{RI}		-	300	450	ns
Input Capacitance of Logic Control Inputs, C _I		-	5	-	pF
Three-State Output Capacitance (Data Buffers), C _{OUT}		-	5	-	pF

ADC0803, ADC0804

Electrical Specifications (Notes 2, 8) (Continued)

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNITS
DC DIGITAL LEVELS AND DC SPECIFICATIONS $V_+ = 5V$, and T_{MIN} to T_{MAX} . Unless Otherwise Specified					
CONTROL INPUTS (Note 7)					
Logic "1" Input Voltage (Except Pin 4 CLK IN), V_{INH}	$V_+ = 5.25V$	2.0	-	V_+	V
Logic "0" Input Voltage (Except Pin 4 CLK IN), V_{INL}	$V_+ = 4.75V$	-	-	0.8	V
CLK IN (Pin 4) Positive Going Threshold Voltage, V_{+CLK}		2.7	3.1	3.5	V
CLK IN (Pin 4) Negative Going Threshold Voltage, V_{-CLK}		1.5	1.8	2.1	V
CLK IN (Pin 4) Hysteresis, V_H		0.6	1.3	2.0	V
Logic "1" Input Current (All Inputs), I_{INH1}	$V_{IN} = 5V$	-	0.005	1	μA
Logic "0" Input Current (All Inputs), I_{INL0}	$V_{IN} = 0V$	-1	-0.005	-	μA
Supply Current (Includes Ladder Current), I_+	$f_{CLK} = 640kHz$, $T_A = 25^\circ C$ and $\overline{CS} = HI$	-	1.3	2.5	mA
DATA OUTPUTS AND INPUTS					
Logic "0" Output Voltage, V_{OL}	$I_O = 1.6mA$, $V_+ = 4.75V$	-	-	0.4	V
Logic "1" Output Voltage, V_{OH}	$I_O = -360\mu A$, $V_+ = 4.75V$	2.4	-	-	V
Three-State Disabled Output Leakage (All Data Buffers), I_{LO}	$V_{OUT} = 0V$	-3	-	-	μA
	$V_{OUT} = 5V$	-	-	3	μA
Output Short Circuit Current, I_{SOURCE}	V_{OUT} Short to GND, $T_A = 25^\circ C$	4.5	6	-	mA
Output Short Circuit Current, I_{SINK}	V_{OUT} Short to V_+ , $T_A = 25^\circ C$	9.0	16	-	mA

NOTES:

- All voltages are measured with respect to GND, unless otherwise specified. The separate AGND point should always be wired to the DGND, being careful to avoid ground loops.
- For $V_{IN(-)} \geq V_{IN(+)}$ the digital output code will be 0000 0000. Two on-chip diodes are tied to each analog input (see Block Diagram) which will forward conduct for analog input voltages one diode drop below ground or one diode drop greater than the V_+ supply. Be careful, during testing at low V_+ levels (4.5V), as high level analog inputs (5V) can cause this input diode to conduct - especially at elevated temperatures, and cause errors for analog inputs near full scale. As long as the analog V_{IN} does not exceed the supply voltage by more than 50mV, the output code will be correct. To achieve an absolute 0V to 5V input voltage range will therefore require a minimum supply voltage of 4.950V over temperature variations, initial tolerance and loading.
- With $V_+ = 6V$, the digital logic interfaces are no longer TTL compatible.
- With an asynchronous start pulse, up to 8 clock periods may be required before the internal clock phases are proper to start the conversion process.
- The \overline{CS} input is assumed to bracket the \overline{WR} strobe input so that timing is dependent on the \overline{WR} pulse width. An arbitrarily wide pulse width will hold the converter in a reset mode and the start of conversion is initiated by the low to high transition of the \overline{WR} pulse (see Timing Diagrams).
- CLK IN (pin 4) is the input of a Schmitt trigger circuit and is therefore specified separately.
- None of these A/Ds requires a zero-adjust. However, if an all zero code is desired for an analog input other than 0V, or if a narrow full scale span exists (for example: 0.5V to 4V full scale) the $V_{IN(-)}$ input can be adjusted to achieve this. See the Zero Error description in this data sheet.

Timing Waveforms

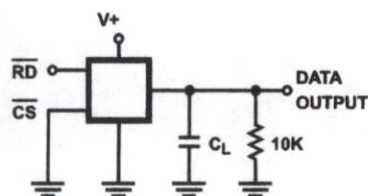


FIGURE 1A. t_{1H}

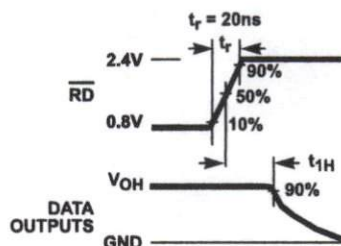


FIGURE 1B. t_{1H} , $C_L = 10pF$

Timing Waveforms (Continued)

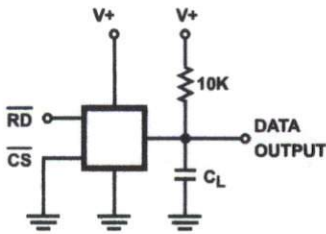


FIGURE 1C. t_{0H}

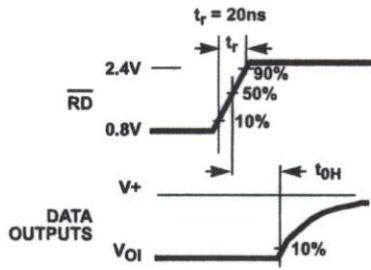


FIGURE 1D. t_{0H} , $C_L = 10\text{pF}$

FIGURE 1. THREE-STATE CIRCUITS AND WAVEFORMS

Typical Performance Curves

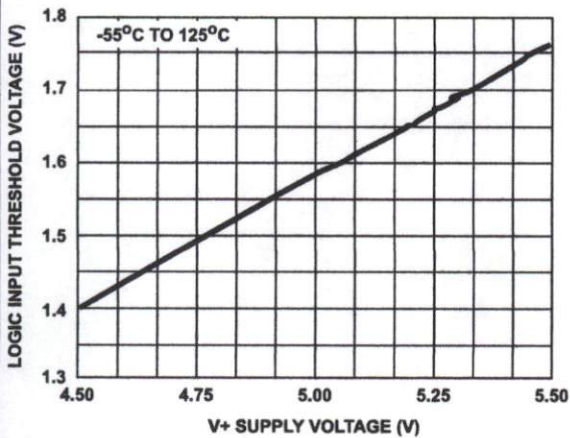


FIGURE 2. LOGIC INPUT THRESHOLD VOLTAGE vs SUPPLY VOLTAGE

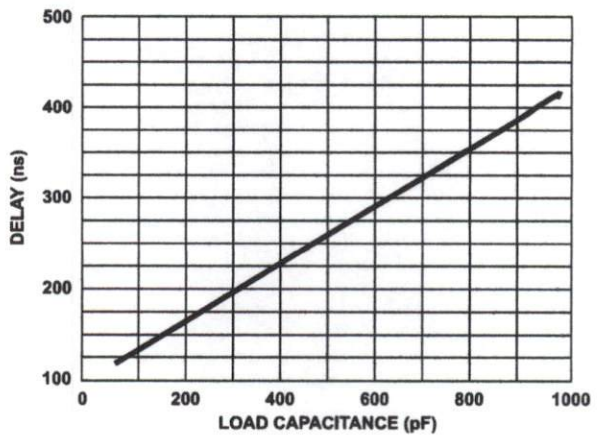


FIGURE 3. DELAY FROM FALLING EDGE OF \overline{RD} TO OUTPUT DATA VALID vs LOAD CAPACITANCE

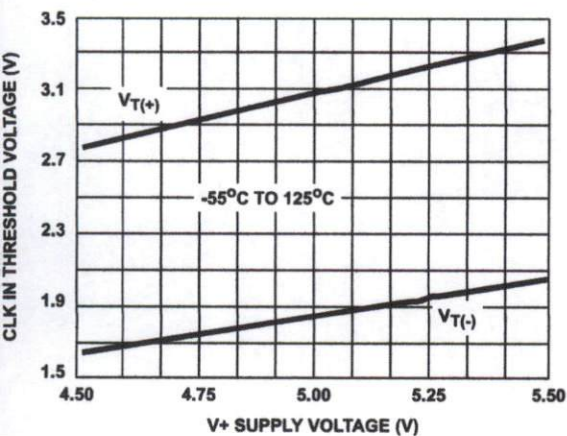


FIGURE 4. CLK IN SCHMITT TRIP LEVELS vs SUPPLY VOLTAGE

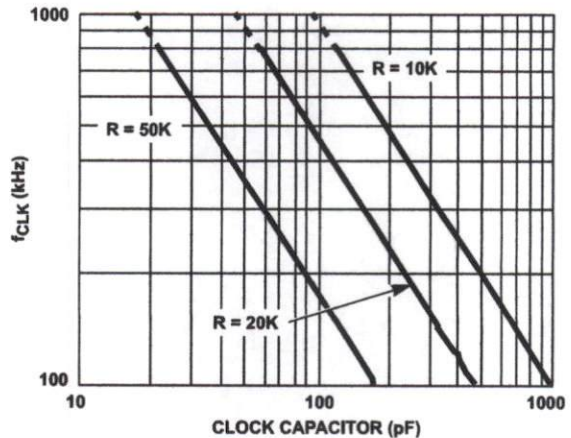


FIGURE 5. f_{CLK} vs CLOCK CAPACITOR

Typical Performance Curves (Continued)

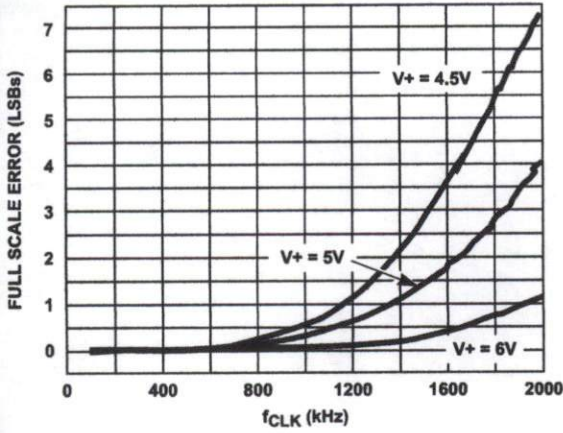


FIGURE 6. FULL SCALE ERROR vs f_{CLK}

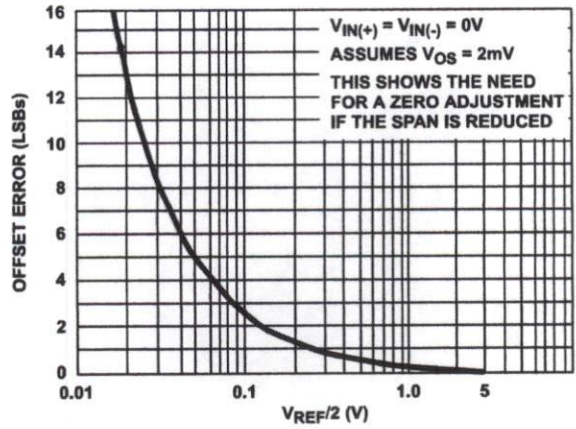


FIGURE 7. EFFECT OF UNADJUSTED OFFSET ERROR

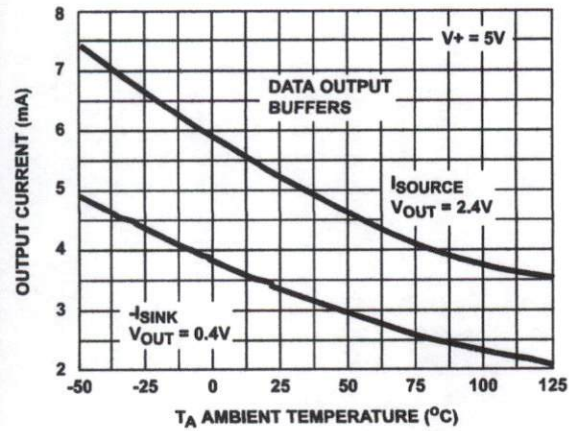


FIGURE 8. OUTPUT CURRENT vs TEMPERATURE

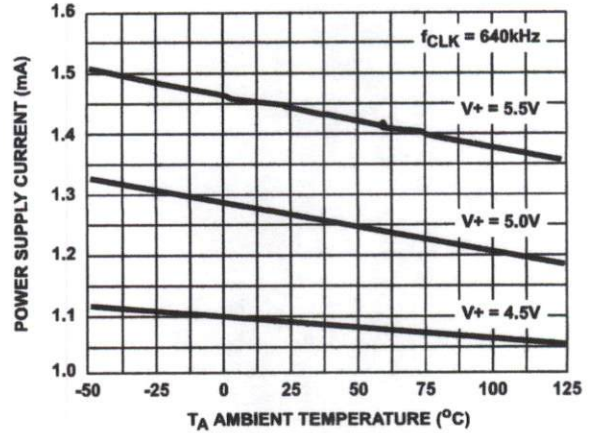


FIGURE 9. POWER SUPPLY CURRENT vs TEMPERATURE

Timing Diagrams

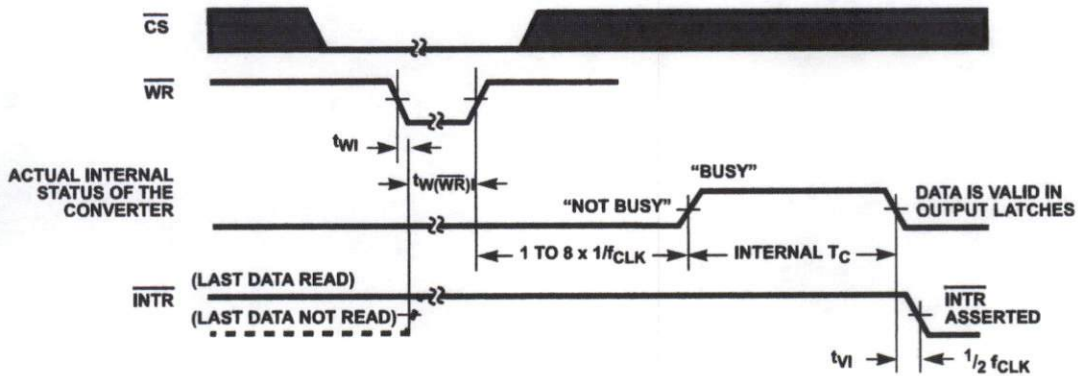


FIGURE 10A. START CONVERSION

Timing Diagrams (Continued)

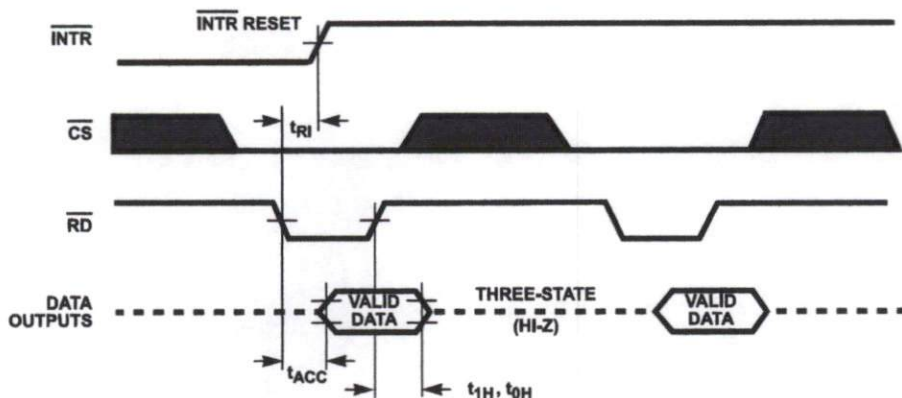
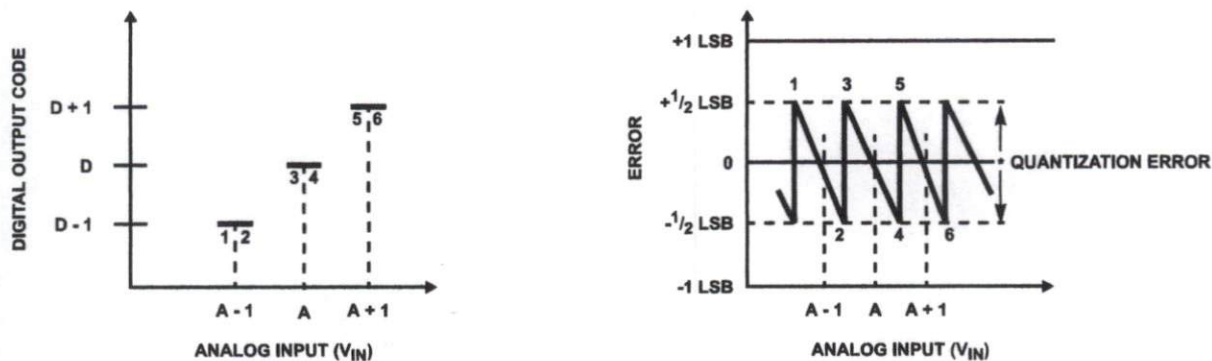


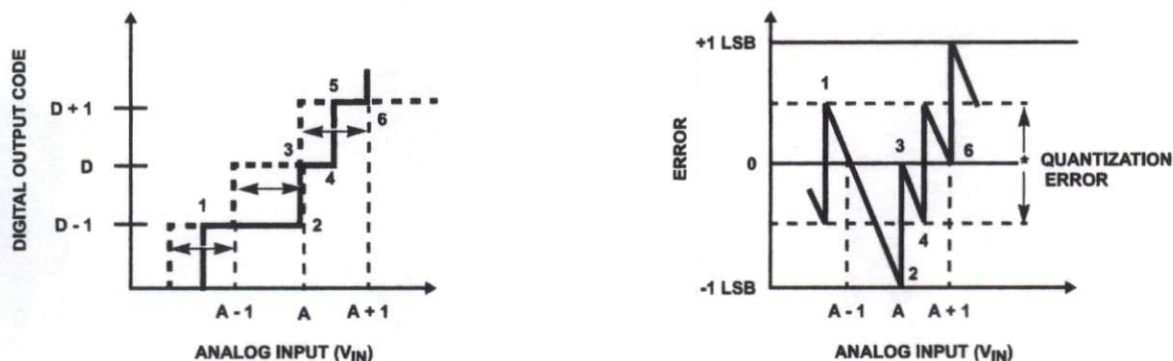
FIGURE 10B. OUTPUT ENABLE AND RESET INTR



TRANSFER FUNCTION

ERROR PLOT

FIGURE 11A. ACCURACY = ± 0 LSB; PERFECT A/D



TRANSFER FUNCTION

ERROR PLOT

FIGURE 11B. ACCURACY = $\pm 1/2$ LSB

FIGURE 11. CLARIFYING THE ERROR SPECS OF AN A/D CONVERTER

Understanding A/D Error Specs

A perfect A/D transfer characteristic (staircase wave-form) is shown in Figure 11A. The horizontal scale is analog input voltage and the particular points labeled are in steps of 1 LSB (19.53mV with 2.5V tied to the $V_{REF}/2$ pin). The digital output codes which correspond to these inputs are shown as $A-1$, D , and $D+1$. For the perfect A/D, not only will center-value ($A-1$, A , $A+1$, . . .) analog inputs produce the correct output digital codes, but also each riser (the transitions between adjacent output codes) will be located $\pm 1/2$ LSB away from each center-value. As shown, the risers are ideal and have no width. Correct digital output codes will be provided for a range of analog input voltages which extend $\pm 1/2$ LSB from the ideal center-values. Each tread (the range of analog input voltage which provides the same digital output code) is therefore 1 LSB wide.

The error curve of Figure 11B shows the worst case transfer function for the ADC080X. Here the specification guarantees that if we apply an analog input equal to the LSB analog voltage center-value, the A/D will produce the correct digital code.

In addition to each transfer function is shown the corresponding error plot. Notice that the error includes the quantization uncertainty of the A/D. For example, the error at point 1 of Figure 11A is $+1/2$ LSB because the digital code appeared $1/2$ LSB in advance of the center-value of the tread. The error plots always have a constant negative slope and the abrupt upside steps are always 1 LSB in magnitude, unless the device has missing codes.

Detailed Description

The functional diagram of the ADC080X series of A/D converters operates on the successive approximation principle (see Application Notes AN016 and AN020 for a more detailed description of this principle). Analog switches are closed sequentially by successive-approximation logic until the analog differential input voltage [$V_{IN(+)} - V_{IN(-)}$] matches a voltage derived from a tapped resistor string across the reference voltage. The most significant bit is tested first and after 8 comparisons (64 clock cycles), an 8-bit binary code (1111 1111 = full scale) is transferred to an output latch.

In normal operation proceeds as follows. On the high-to-low transition of the WR input, the internal SAR latches and the shift-register stages are reset, and the INTR output will be set high. As long as the CS input and WR input remain low, the A/D will remain in a reset state. Conversion will start from 1 to 2 clock periods after at least one of these inputs makes a low-to-high transition. After the requisite number of clock pulses to complete the conversion, the INTR pin will make a high-to-low transition. This can be used to interrupt a processor, or otherwise signal the availability of a new conversion. A RD operation (with CS low) will clear the INTR line high again. The device may be operated in the free-running mode by

connecting INTR to the WR input with CS = 0. To ensure start-up under all possible conditions, an external WR pulse is required during the first power-up cycle. A conversion-in-process can be interrupted by issuing a second start command.

Digital Operation

The converter is started by having CS and WR simultaneously low. This sets the start flip-flop (F/F) and the resulting "1" level resets the 8-bit shift register, resets the Interrupt (INTR) F/F and inputs a "1" to the D flip-flop, DFF1, which is at the input end of the 8-bit shift register. Internal clock signals then transfer this "1" to the Q output of DFF1. The AND gate, G1, combines this "1" output with a clock signal to provide a reset signal to the start F/F. If the set signal is no longer present (either WR or CS is a "1"), the start F/F is reset and the 8-bit shift register then can have the "1" clocked in, which starts the conversion process. If the set signal were to still be present, this reset pulse would have no effect (both outputs of the start F/F would be at a "1" level) and the 8-bit shift register would continue to be held in the reset mode. This allows for asynchronous or wide CS and WR signals.

After the "1" is clocked through the 8-bit shift register (which completes the SAR operation) it appears as the input to DFF2. As soon as this "1" is output from the shift register, the AND gate, G2, causes the new digital word to transfer to the Three-State output latches. When DFF2 is subsequently clocked, the \bar{Q} output makes a high-to-low transition which causes the INTR F/F to set. An inverting buffer then supplies the INTR output signal.

When data is to be read, the combination of both \overline{CS} and \overline{RD} being low will cause the INTR F/F to be reset and the three-state output latches will be enabled to provide the 8-bit digital outputs.

Digital Control Inputs

The digital control inputs (CS, RD, and WR) meet standard TTL logic voltage levels. These signals are essentially equivalent to the standard A/D Start and Output Enable control signals, and are active low to allow an easy interface to microprocessor control busses. For non-microprocessor based applications, the CS input (pin 1) can be grounded and the standard A/D Start function obtained by an active low pulse at the WR input (pin 3). The Output Enable function is achieved by an active low pulse at the RD input (pin 2).

Analog Operation

The analog comparisons are performed by a capacitive charge summing circuit. Three capacitors (with precise ratioed values) share a common node with the input to an auto-zeroed comparator. The input capacitor is switched between $V_{IN(+)}$ and $V_{IN(-)}$, while two ratioed reference capacitors are switched between taps on the reference voltage divider string. The net charge corresponds to the weighted difference between the input and the current total value set by the

successive approximation register. A correction is made to offset the comparison by $1/2$ LSB (see Figure 11A).

Analog Differential Voltage Inputs and Common-Mode Rejection

This A/D gains considerable applications flexibility from the analog differential voltage input. The $V_{IN(-)}$ input (pin 7) can be used to automatically subtract a fixed voltage value from the input reading (tare correction). This is also useful in 4mA/20mA current loop conversion. In addition, common-mode noise can be reduced by use of the differential input.

The time interval between sampling $V_{IN(+)}$ and $V_{IN(-)}$ is $4^{1/2}$ clock periods. The maximum error voltage due to this slight time difference between the input voltage samples is given by:

$$V_{E(MAX)} = (V_{PEAK})(2\pi f_{CM}) \left[\frac{4.5}{f_{CLK}} \right]$$

where:

V_E is the error voltage due to sampling delay,

V_{PEAK} is the peak value of the common-mode voltage,

f_{CM} is the common-mode frequency.

For example, with a 60Hz common-mode frequency, f_{CM} , and a 640kHz A/D clock, f_{CLK} , keeping this error to $1/4$ LSB ($\sim 5mV$) would allow a common-mode voltage, V_{PEAK} , given by:

$$V_{PEAK} = \frac{[\Delta V_{E(MAX)}(f_{CLK})]}{(2\pi f_{CM})(4.5)}$$

$$V_{PEAK} = \frac{(5 \times 10^{-3})(640 \times 10^3)}{(6.28)(60)(4.5)} \cong 1.9V$$

The allowed range of analog input voltage usually places more severe restrictions on input common-mode voltage levels than this.

An analog input voltage with a reduced span and a relatively large zero offset can be easily handled by making use of the differential input (see Reference Voltage Span Adjust).

Analog Input Current

The internal switching action causes displacement currents to flow at the analog inputs. The voltage on the on-chip capacitance to ground is switched through the analog differential input voltage, resulting in proportional currents entering the $V_{IN(+)}$ input and leaving the $V_{IN(-)}$ input. These current transients occur at the leading edge of the internal clocks. They rapidly decay and do not inherently cause errors as the on-chip comparator is strobed at the end of the clock period.

Input Bypass Capacitors

Bypass capacitors at the inputs will average these charges and cause a DC current to flow through the output resistances of the analog signal sources. This charge pumping action is necessary for continuous conversions with the $V_{IN(+)}$ input voltage at full scale. For a 640kHz clock frequency with the $V_{IN(+)}$

input at 5V, this DC current is at a maximum of approximately 5 μ A. Therefore, **bypass capacitors should not be used at the analog inputs or the $V_{REF/2}$ pin** for high resistance sources ($>1k\Omega$). If input bypass capacitors are necessary for noise filtering and high source resistance is desirable to minimize capacitor size, the effects of the voltage drop across this input resistance, due to the average value of the input current, can be compensated by a full scale adjustment while the given source resistor and input bypass capacitor are both in place. This is possible because the average value of the input current is a precise linear function of the differential input voltage at a constant conversion rate.

Input Source Resistance

Large values of source resistance where an input bypass capacitor is not used will not cause errors since the input currents settle out prior to the comparison time. If a low-pass filter is required in the system, use a low-value series resistor ($\leq 1k\Omega$) for a passive RC section or add an op amp RC active low-pass filter. For low-source-resistance applications ($\leq 1k\Omega$), a 0.1 μ F bypass capacitor at the inputs will minimize EMI due to the series lead inductance of a long wire. A 100 Ω series resistor can be used to isolate this capacitor (both the R and C are placed outside the feedback loop) from the output of an op amp, if used.

Stray Pickup

The leads to the analog inputs (pins 6 and 7) should be kept as short as possible to minimize stray signal pickup (EMI). Both EMI and undesired digital-clock coupling to these inputs can cause system errors. The source resistance for these inputs should, in general, be kept below 5k Ω . Larger values of source resistance can cause undesired signal pickup. Input bypass capacitors, placed from the analog inputs to ground, will eliminate this pickup but can create analog scale errors as these capacitors will average the transient input switching currents of the A/D (see Analog Input Current). This scale error depends on both a large source resistance and the use of an input bypass capacitor. This error can be compensated by a full scale adjustment of the A/D (see Full Scale Adjustment) with the source resistance and input bypass capacitor in place, and the desired conversion rate.

Reference Voltage Span Adjust

For maximum application flexibility, these A/Ds have been designed to accommodate a 5V, 2.5V or an adjusted voltage reference. This has been achieved in the design of the IC as shown in Figure 12.

Notice that the reference voltage for the IC is either $1/2$ of the voltage which is applied to the $V+$ supply pin, or is equal to the voltage which is externally forced at the $V_{REF/2}$ pin. This allows for a pseudo-ratiometric voltage reference using, for the $V+$ supply, a 5V reference voltage. Alternatively, a voltage less than 2.5V can be applied to the $V_{REF/2}$ input. The internal gain to the $V_{REF/2}$ input is 2 to allow this factor of 2 reduction in the reference voltage.

ADC0803, ADC0804

Such an adjusted reference voltage can accommodate a reduced span or dynamic voltage range of the analog input voltage. If the analog input voltage were to range from 0.5V to 3.5V, instead of 0V to 5V, the span would be 3V. With 0.5V applied to the $V_{IN(-)}$ pin to absorb the offset, the reference voltage can be made equal to $1/2$ of the 3V span or 1.5V. The A/D now will encode the $V_{IN(+)}$ signal from 0.5V to 3.5V with the 0.5V input corresponding to zero and the 3.5V input corresponding to full scale. The full 8 bits of resolution are therefore applied over this reduced analog input voltage range. The requisite connections are shown in Figure 13. For expanded scale inputs, the circuits of Figures 14 and 15 can be used.

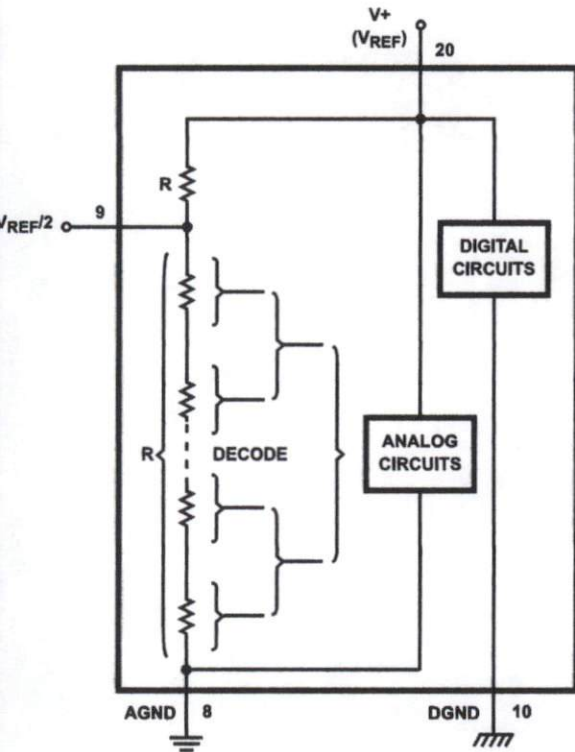


FIGURE 12. THE $V_{REFERENCE}$ DESIGN ON THE IC

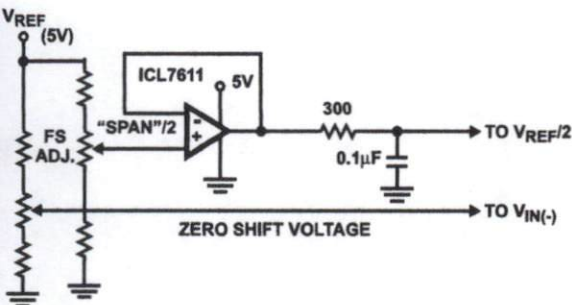


FIGURE 13. OFFSETTING THE ZERO OF THE ADC080X AND PERFORMING AN INPUT RANGE (SPAN) ADJUSTMENT

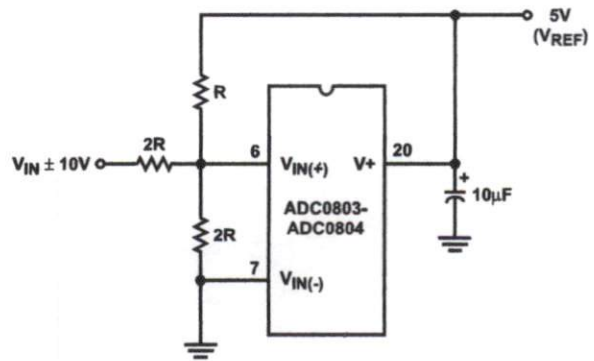


FIGURE 14. HANDLING $\pm 10V$ ANALOG INPUT RANGE

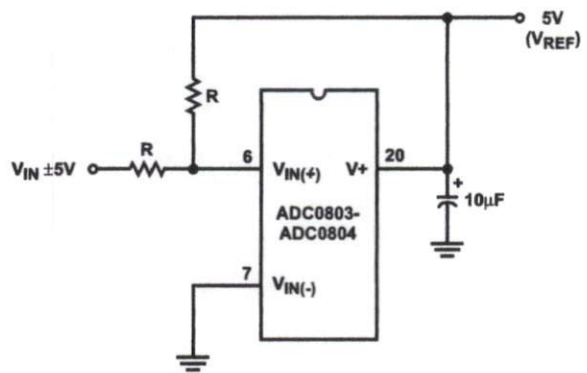


FIGURE 15. HANDLING $\pm 5V$ ANALOG INPUT RANGE

Reference Accuracy Requirements

The converter can be operated in a pseudo-ratiometric mode or an absolute mode. In ratiometric converter applications, the magnitude of the reference voltage is a factor in both the output of the source transducer and the output of the A/D converter and therefore cancels out in the final digital output code. In absolute conversion applications, both the initial value and the temperature stability of the reference voltage are important accuracy factors in the operation of the A/D converter. For $V_{REF}/2$ voltages of 2.5V nominal value, initial errors of $\pm 10mV$ will cause conversion errors of ± 1 LSB due to the gain of 2 of the $V_{REF}/2$ input. In reduced span applications, the initial value and the stability of the $V_{REF}/2$ input voltage become even more important. For example, if the span is reduced to 2.5V, the analog input LSB voltage value is correspondingly reduced from 20mV (5V span) to 10mV and 1 LSB at the $V_{REF}/2$ input becomes 5mV. As can be seen, this reduces the allowed initial tolerance of the reference voltage and requires correspondingly less absolute change with temperature variations. Note that spans smaller than 2.5V place even tighter requirements on the initial accuracy and stability of the reference source.

In general, the reference voltage will require an initial adjustment. Errors due to an improper value of reference voltage appear as full scale errors in the A/D transfer

ADC0803, ADC0804

function. IC voltage regulators may be used for references if the ambient temperature changes are not excessive.

Zero Error

The zero of the A/D does not require adjustment. If the minimum analog input voltage value, $V_{IN(MIN)}$, is not ground, a zero offset can be done. The converter can be made to output 0000 0000 digital code for this minimum input voltage by biasing the A/D $V_{IN(-)}$ input at this $V_{IN(MIN)}$ value (see applications section). This utilizes the differential mode operation of the A/D.

The zero error of the A/D converter relates to the location of the first riser of the transfer function and can be measured by rounding the $V_{IN(-)}$ input and applying a small magnitude positive voltage to the $V_{IN(+)}$ input. Zero error is the difference between the actual DC input voltage which is necessary to just cause an output digital code transition from 0000 0000 to 0000 0001 and the ideal $1/2$ LSB value ($1/2$ LSB = 9.8mV for $V_{REF}/2 = 2.500V$).

Full Scale Adjust

The full scale adjustment can be made by applying a differential input voltage which is $1 1/2$ LSB down from the desired analog full scale voltage range and then adjusting the magnitude of the $V_{REF}/2$ input (pin 9) for a digital output code which is just changing from 1111 1110 to 1111 1111. When offsetting the zero and using a span-adjusted $V_{REF}/2$ voltage, the full scale adjustment is made by inputting V_{MIN} to the $V_{IN(-)}$ input of the A/D and applying a voltage to the $V_{IN(+)}$ input which is given by:

$$V_{IN(+)} f_{SADJ} = V_{MAX} - 1.5 \left[\frac{(V_{MAX} - V_{MIN})}{256} \right],$$

where:

V_{MAX} = the high end of the analog input range, and

V_{MIN} = the low end (the offset zero) of the analog range.

Both are ground referenced.)

Clocking Option

The clock for the A/D can be derived from an external source such as the CPU clock or an external RC network can be added to provide self-clocking. The CLK IN (pin 4) makes use of a Schmitt trigger as shown in Figure 16.

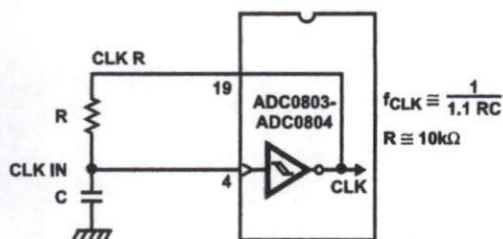


FIGURE 16. SELF-CLOCKING THE A/D

heavy capacitive or DC loading of the CLK R pin should be avoided as this will disturb normal converter operation.

Loads less than 50pF, such as driving up to 7 A/D converter clock inputs from a single CLK R pin of 1 converter, are allowed. For larger clock line loading, a CMOS or low power TTL buffer or PNP input logic should be used to minimize the loading on the CLK R pin (do not use a standard TTL buffer).

Restart During a Conversion

If the A/D is restarted (\overline{CS} and \overline{WR} go low and return high) during a conversion, the converter is reset and a new conversion is started. The output data latch is not updated if the conversion in progress is not completed. The data from the previous conversion remain in this latch.

Continuous Conversions

In this application, the \overline{CS} input is grounded and the \overline{WR} input is tied to the INTR output. This \overline{WR} and INTR node should be momentarily forced to logic low following a power-up cycle to insure circuit operation. See Figure 17 for details.

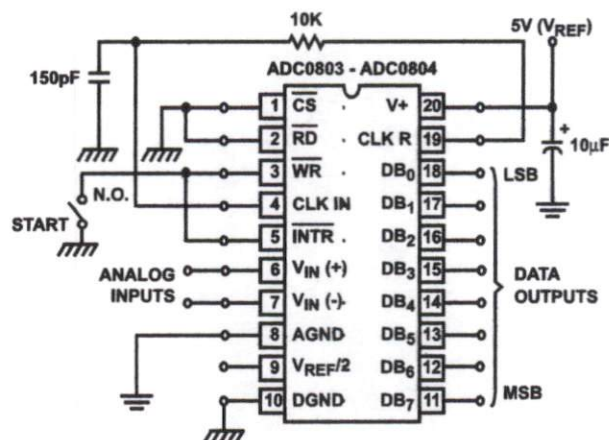


FIGURE 17. FREE-RUNNING CONNECTION

Driving the Data Bus

This CMOS A/D, like MOS microprocessors and memories, will require a bus driver when the total capacitance of the data bus gets large. Other circuitry, which is tied to the data bus, will add to the total capacitive loading, even in three-state (high-impedance mode). Back plane busing also greatly adds to the stray capacitance of the data bus.

There are some alternatives available to the designer to handle this problem. Basically, the capacitive loading of the data bus slows down the response time, even though DC specifications are still met. For systems operating with a relatively slow CPU clock frequency, more time is available in which to establish proper logic levels on the bus and therefore higher capacitive loads can be driven (see Typical Performance Curves).

At higher CPU clock frequencies time can be extended for I/O reads (and/or writes) by inserting wait states (8080) or using clock-extending circuits (6800).

ADC0803, ADC0804

inally, if time is short and capacitive loading is high, external bus drivers must be used. These can be three-state buffers or low power Schottky is recommended, such as the 74LS240 (series) or special higher-drive-current products which are designed as bus drivers. High-current bipolar bus drivers with PNP inputs are recommended.

Power Supplies

Noise spikes on the V+ supply line can cause conversion errors as the comparator will respond to this noise. A low-inductance tantalum filter capacitor should be used close to the converter V+ pin, and values of 1 μ F or greater are recommended. If an unregulated voltage is available in the system, a separate 5V voltage regulator for the converter and other analog circuitry) will greatly reduce digital noise on the V+ supply. An ICL7663 can be used to regulate such a supply from an input as low as 5.2V.

Wiring and Hook-Up Precautions

Standard digital wire-wrap sockets are not satisfactory for breadboarding with this A/D converter. Sockets on PC boards can be used. All logic signal wires and leads should be grouped and kept as far away as possible from the analog signal leads. Exposed leads to the analog inputs can cause undesired digital noise and hum pickup; therefore, shielded leads may be necessary in many applications.

A single-point analog ground should be used which is separate from the logic ground points. The power supply bypass capacitor and the self-clocking capacitor (if used) should both be returned to digital ground. Any V_{REF/2} bypass capacitors, analog input filter capacitors, or input signal shielding should be returned to the analog ground point. A test for proper grounding is to measure the zero error of the A/D converter. Zero errors in excess of 1/4 LSB can usually be traced to improper board layout and wiring (see Zero Error for measurement). Further information can be found in Application Note AN018.

Testing the A/D Converter

There are many degrees of complexity associated with testing an A/D converter. One of the simplest tests is to apply a known analog input voltage to the converter and use LEDs to display the resulting digital output code as shown in Figure 18.

For ease of testing, the V_{REF/2} (pin 9) should be supplied with 2.560V and a V+ supply voltage of 5.12V should be used. This provides an LSB value of 20mV.

If a full scale adjustment is to be made, an analog input voltage of 5.090V (5.120 - 1/2 LSB) should be applied to the V_{IN(+)} pin with the V_{IN(-)} pin grounded. The value of the V_{REF/2} input voltage should be adjusted until the digital output code is just changing from 1111 1110 to 1111 1111. This value of V_{REF/2} should then be used for all the tests.

The digital-output LED display can be decoded by dividing the 8 bits into 2 hex characters, one with the 4 most-

significant bits (MS) and one with the 4 least-significant bits (LS). The output is then interpreted as a sum of fractions times the full scale voltage:

$$V_{OUT} = \left(\frac{MS}{16} + \frac{LS}{256} \right) (5.12) V.$$

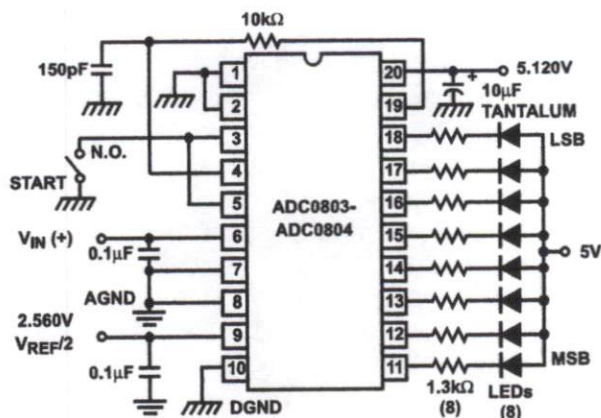


FIGURE 18. BASIC TESTER FOR THE A/D

For example, for an output LED display of 1011 0110, the MS character is hex B (decimal 11) and the LS character is hex 6 (and decimal) 6, so:

$$V_{OUT} = \left(\frac{11}{16} + \frac{6}{256} \right) (5.12) = 3.64V.$$

Figures 19 and 20 show more sophisticated test circuits.

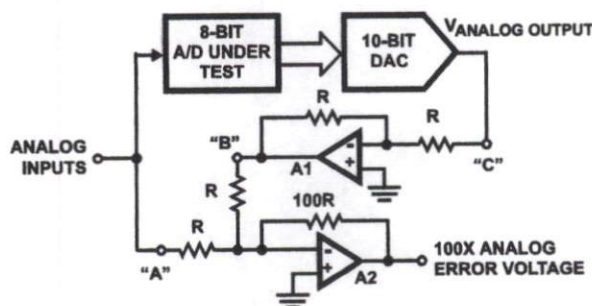


FIGURE 19. A/D TESTER WITH ANALOG ERROR OUTPUT. THIS CIRCUIT CAN BE USED TO GENERATE "ERROR PLOTS" OF FIGURE 11.



FIGURE 20. BASIC "DIGITAL" A/D TESTER

Typical Applications

Interfacing 8080/85 or Z-80 Microprocessors

ADC0803, ADC0804

This converter has been designed to directly interface with 8080/85 or Z-80 Microprocessors. The three-state output capability of the A/D eliminates the need for a peripheral interface device, although address decoding is still required to generate the appropriate \overline{CS} for the converter. The A/D can be mapped into memory space (using standard memory-address decoding for \overline{CS} and the \overline{MEMR} and \overline{MEMW} strobes) or it can be controlled as an I/O device by using the \overline{IOR} and \overline{IOW} strobes and decoding the address bits A0 → A7 (or address bits A8 → A15, since they will contain the same 8-bit address information) to obtain the \overline{CS} input. Using the I/O space provides 256 additional addresses and may allow a simpler 8-bit address decoder, but the data can only be input to the accumulator. To make use of the additional memory reference instructions, the A/D should be mapped into memory space. See AN020 for more discussion of memory-mapped vs I/O-mapped interfaces. An example of an A/D in I/O space is shown in Figure 21.

The standard control-bus signals of the 8080 (\overline{CS} , \overline{RD} and \overline{WR}) can be directly wired to the digital control inputs of the A/D, since the bus timing requirements, to allow both starting the converter, and outputting the data onto the data bus, are met. A bus driver should be used for larger microprocessor systems where the data bus leaves the PC board and/or must drive capacitive loads larger than 100pF.

It is useful to note that in systems where the A/D converter is one of 8 or fewer I/O-mapped devices, no address-decoding circuitry is necessary. Each of the 8 address bits (A0 to A7) can be directly used as \overline{CS} inputs, one for each I/O device.

Interfacing the Z-80 and 8085

The Z-80 and 8085 control buses are slightly different from that of the 8080. General \overline{RD} and \overline{WR} strobes are provided and separate memory request, \overline{MREQ} , and I/O request, \overline{IORQ} , signals have to be combined with the generalized strobes to provide the appropriate signals. An advantage of operating the A/D in I/O space with the Z-80 is that the CPU will automatically insert one wait state (the \overline{RD} and \overline{WR} strobes are extended one clock period) to allow more time for the I/O devices to respond. Logic to map the A/D in I/O space is shown in Figure 22. By using \overline{MREQ} in place of \overline{IORQ} , a memory-mapped configuration results.

Additional I/O advantages exist as software DMA routines are available and use can be made of the output data transfer which exists on the upper 8 address lines (A8 to A15) during I/O input instructions. For example, MUX channel selection for the A/D can be accomplished with this operating mode.

The 8085 also provides a generalized \overline{RD} and \overline{WR} strobe, with an $\overline{IO/M}$ line to distinguish I/O and memory requests. The circuit of Figure 22 can again be used, with $\overline{IO/M}$ in place of \overline{IORQ} for a memory-mapped interface, and an extra inverter (or the logic equivalent) to provide $\overline{IO/M}$ for an I/O-mapped connection.

Interfacing 6800 Microprocessor Derivatives (6502, etc.)

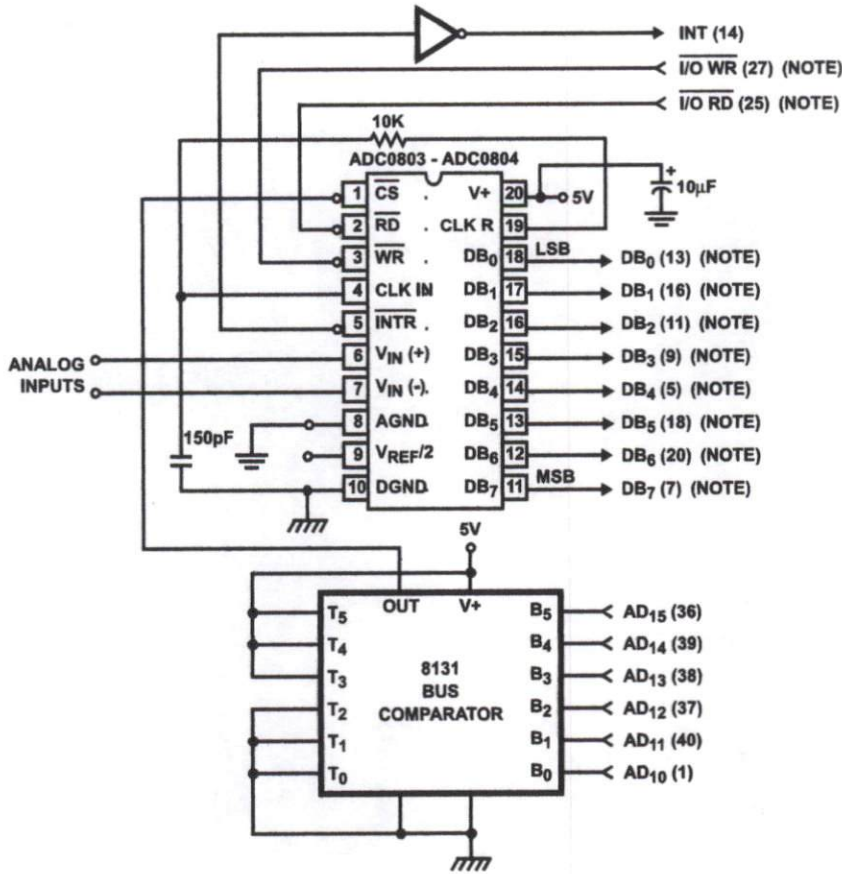
The control bus for the 6800 microprocessor derivatives does not use the RD and WR strobe signals. Instead it employs a single R/W line and additional timing, if needed, can be derived from the $\phi 2$ clock. All I/O devices are memory-mapped in the 6800 system, and a special signal, VMA, indicates that the current address is valid. Figure 23 shows an interface schematic where the A/D is memory-mapped in the 6800 system. For simplicity, the CS decoding is shown using $1/2$ DM8092. Note that in many 6800 systems, an already decoded $4/5$ line is brought out to the common bus at pin 21. This can be tied directly to the CS pin of the A/D, provided that no other devices are addressed at HEX ADDR: 4XXX or 5XXX.

In Figure 24 the ADC080X series is interfaced to the MC6800 microprocessor through (the arbitrarily chosen) Port B of the MC6820 or MC6821 Peripheral Interface Adapter (PIA). Here the CS pin of the A/D is grounded since the PIA is already memory-mapped in the MC6800 system and no CS decoding is necessary. Also notice that the A/D output data lines are connected to the microprocessor bus under program control through the PIA and therefore the A/D RD pin can be grounded.

Application Notes

NOTE #	DESCRIPTION
AN016	"Selecting A/D Converters"
AN018	"Do's and Don'ts of Applying A/D Converters"
AN020	"A Cookbook Approach to High Speed Data Acquisition and Microprocessor Interfacing"
AN030	"The ICL7104 - A Binary Output A/D Converter for Microprocessors"

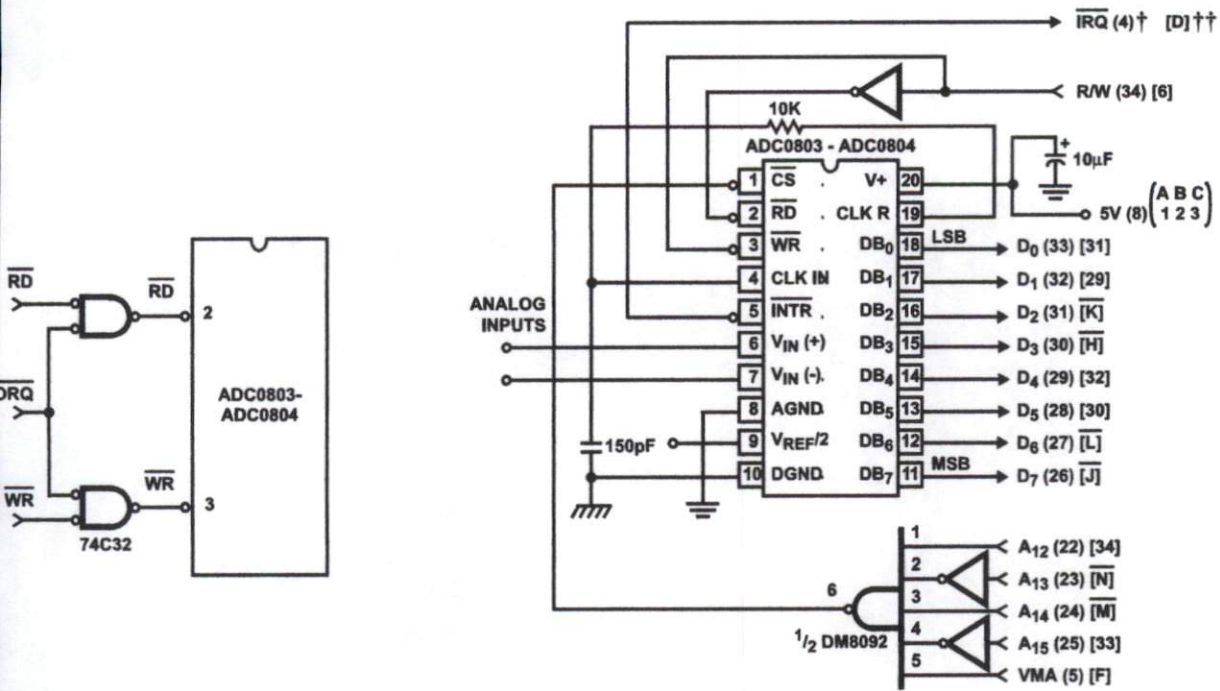
ADC0803, ADC0804



NOTE: Pin numbers for 8228 System Controller: Others are 8080A.

FIGURE 21. ADC080X TO 8080A CPU INTERFACE

ADC0803, ADC0804



† Numbers in parentheses refer to MC6800 CPU Pinout.
 †† Numbers or letters in brackets refer to standard MC6800 System Common Bus Code.

FIGURE 22. MAPPING THE A/D AS AN I/O DEVICE FOR USE WITH THE Z-80 CPU

FIGURE 23. ADC080X TO MC6800 CPU INTERFACE

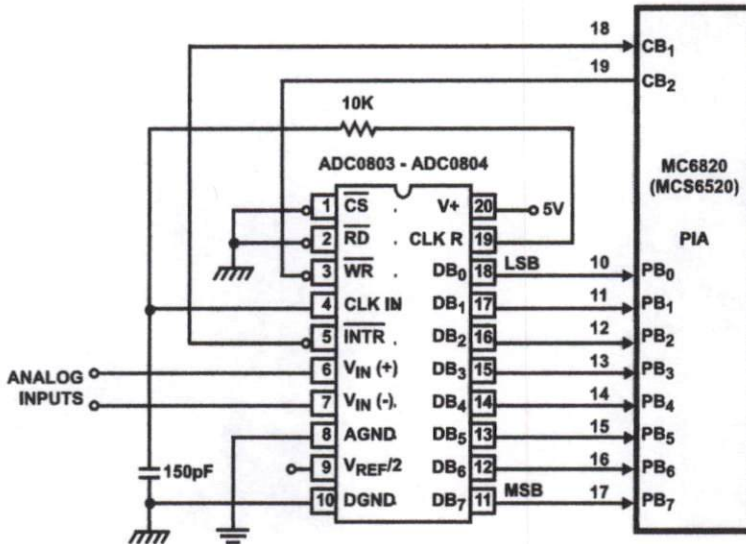


FIGURE 24. ADC080X TO MC6820 PIA INTERFACE

ADC0803, ADC0804

Die Characteristics

PHYSICAL DIMENSIONS

101 mils x 93 mils

METALLIZATION

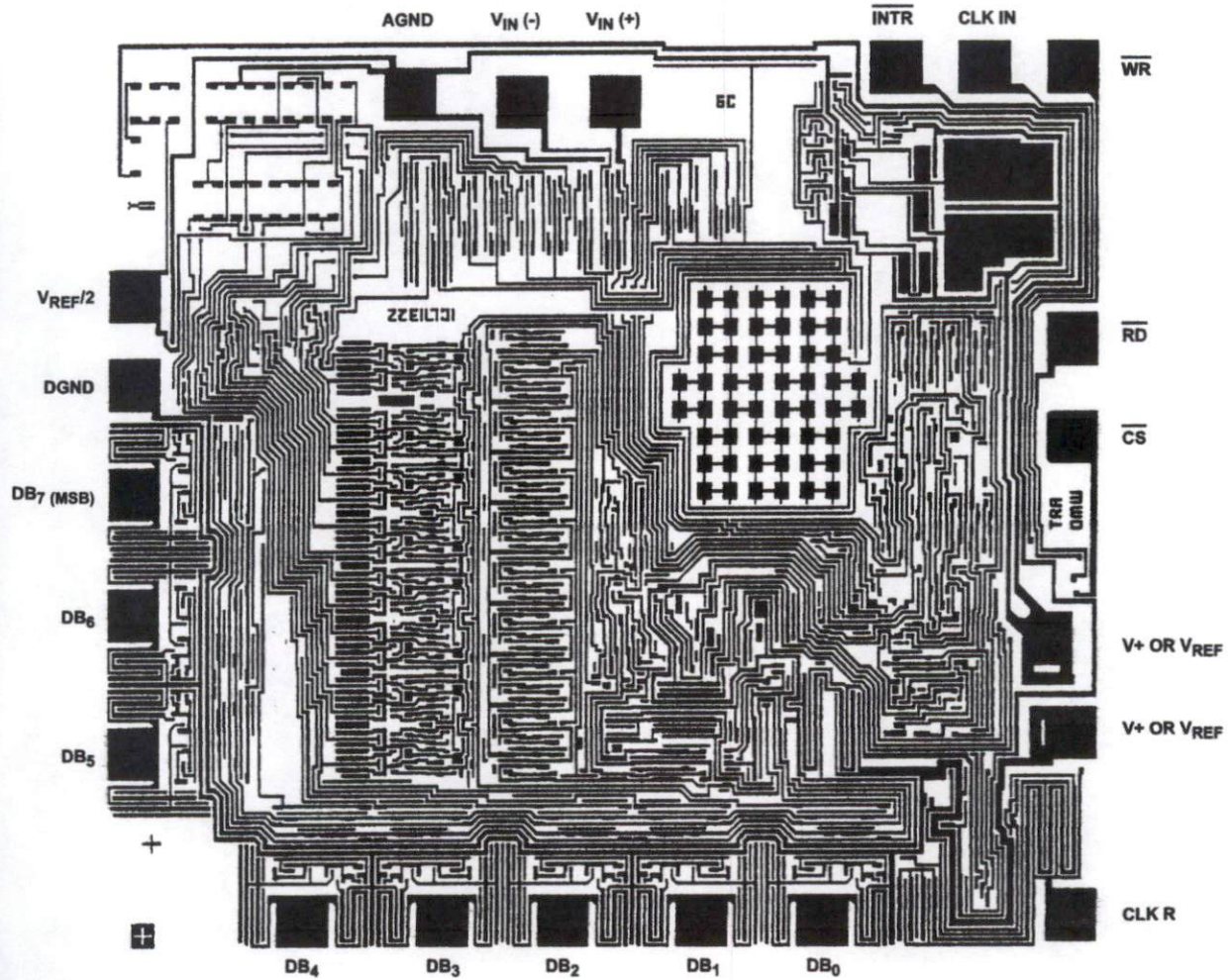
Type: Al
Thickness: $10\text{k}\text{\AA} \pm 1\text{k}\text{\AA}$

PASSIVATION

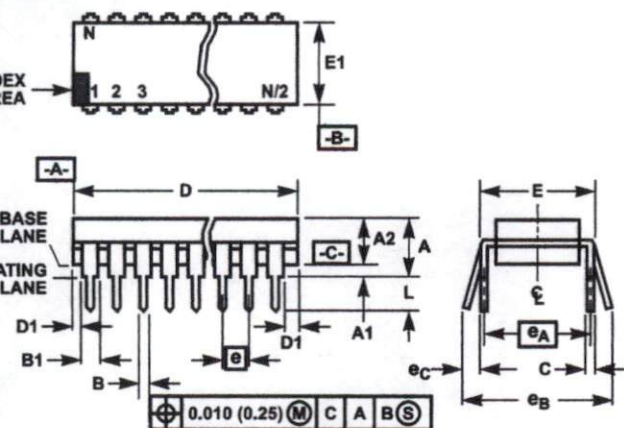
Type: Nitride over Silox
Nitride Thickness: $8\text{k}\text{\AA}$
Silox Thickness: $7\text{k}\text{\AA}$

Metallization Mask Layout

ADC0803, ADC0804



Dual-In-Line Plastic Packages (PDIP)



E20.3 (JEDEC MS-001-AD ISSUE D)
20 LEAD DUAL-IN-LINE PLASTIC PACKAGE

SYMBOL	INCHES		MILLIMETERS		NOTES
	MIN	MAX	MIN	MAX	
A	-	0.210	-	5.33	4
A1	0.015	-	0.39	-	4
A2	0.115	0.195	2.93	4.95	-
B	0.014	0.022	0.356	0.558	-
B1	0.045	0.070	1.55	1.77	8
C	0.008	0.014	0.204	0.355	-
D	0.980	1.060	24.89	26.9	5
D1	0.005	-	0.13	-	5
E	0.300	0.325	7.62	8.25	6
E1	0.240	0.280	6.10	7.11	5
e	0.100 BSC		2.54 BSC		-
eA	0.300 BSC		7.62 BSC		6
eB	-	0.430	-	10.92	7
L	0.115	0.150	2.93	3.81	4
N	20		20		9

Rev. 0 12/93

NOTES:

Controlling Dimensions: INCH. In case of conflict between English and Metric dimensions, the inch dimensions control.

Dimensioning and tolerancing per ANSI Y14.5M-1982.

Symbols are defined in the "MO Series Symbol List" in Section 2.2 of Publication No. 95.

Dimensions A, A1 and L are measured with the package seated in JEDEC seating plane gauge GS-3.

D, D1, and E1 dimensions do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.010 inch (0.25mm).

E and eA are measured with the leads constrained to be perpendicular to datum -C-.

eB and eC are measured at the lead tips with the leads unconstrained. eC must be zero or greater.

B1 maximum dimensions do not include dambar protrusions. Dambar protrusions shall not exceed 0.010 inch (0.25mm).

N is the maximum number of terminal positions.

Corner leads (1, N, N/2 and N/2 + 1) for E8.3, E16.3, E18.3, E28.3, E42.6 will have a B1 dimension of 0.030 - 0.045 inch (0.76 - 1.14mm).

All Intersil products are manufactured, assembled and tested utilizing ISO9000 quality systems.

Intersil Corporation's quality certifications can be viewed at website www.intersil.com/quality/iso.asp.

Intersil products are sold by description only. Intersil Corporation reserves the right to make changes in circuit design and/or specifications at any time without notice. Accordingly, the reader is cautioned to verify that data sheets are current before placing orders. Information furnished by Intersil is believed to be accurate and reliable. However, no responsibility is assumed by Intersil or its subsidiaries for its use; nor for any infringements of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of Intersil or its subsidiaries.

For information regarding Intersil Corporation and its products, see web site www.intersil.com

Features

- Compatible with MCS-51® Products
- 4K Bytes of In-System Programmable (ISP) Flash Memory
- Endurance: 1000 Write/Erase Cycles
- 1.8V to 5.5V Operating Range
- Low-Power Static Operation: 0 Hz to 33 MHz
- Two-Level Program Memory Lock
- 128 x 8-bit Internal RAM
- 8 Programmable I/O Lines
- Two 16-bit Timer/Counters
- Five Interrupt Sources
- Full Duplex UART Serial Channel
- Low-power Idle and Power-down Modes
- Interrupt Recovery from Power-down Mode
- Watchdog Timer
- Two Data Pointers
- Power-off Flag
- Fast Programming Time
- Flexible ISP Programming (Byte and Page Mode)

Description

AT89S51 is a low-power, high-performance CMOS 8-bit microcontroller with 4K bytes of in-system programmable Flash memory. The device is manufactured using Atmel's high-density nonvolatile memory technology and is compatible with the industry-standard 80C51 instruction set and pinout. The on-chip Flash allows the program memory to be reprogrammed in-system or by a conventional nonvolatile memory programmer. By combining a versatile 8-bit CPU with in-system programmable Flash on a monolithic chip, the Atmel AT89S51 is a powerful microcontroller which provides a cost-effective and flexible solution to many embedded control applications.

AT89S51 provides the following standard features: 4K bytes of Flash, 128 bytes of internal RAM, 32 I/O lines, Watchdog timer, two data pointers, two 16-bit timer/counters, a five- or two-level interrupt architecture, a full duplex serial port, on-chip oscillator, and logic circuitry. In addition, the AT89S51 is designed with static logic for operation down to zero frequency and supports two software selectable power saving modes. Idle Mode stops the CPU while allowing the RAM, timer/counters, serial port, and interrupt system to continue functioning. The Power-down mode saves the RAM content but freezes the oscillator, disabling all other chip functions until the next external interrupt or hardware reset.



8-bit Microcontroller with 4K Bytes In-System Programmable Flash

AT89S51

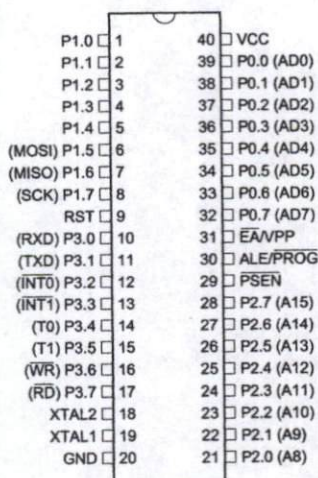
Rev. 2487A-10/01



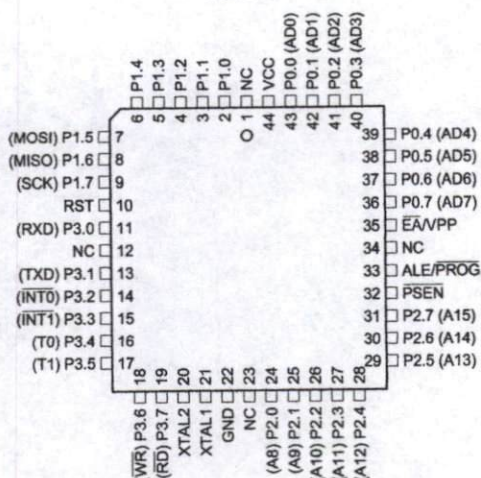


Configurations

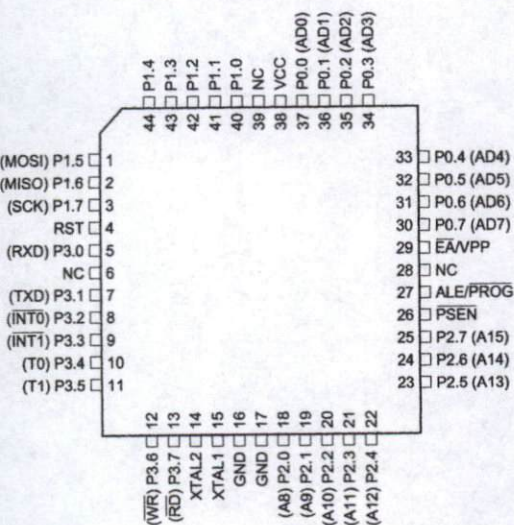
PDIP



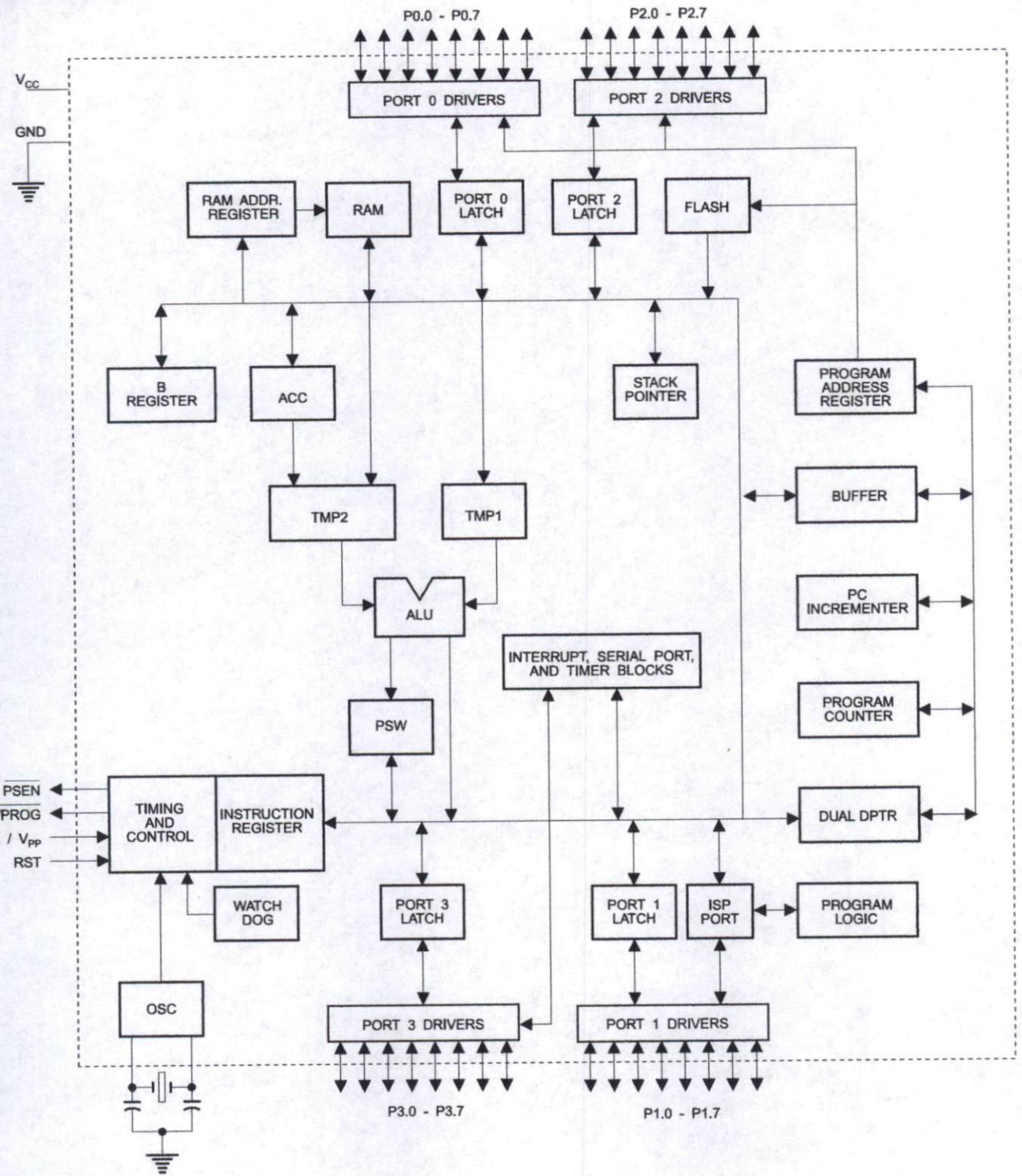
PLCC



TQFP



Block Diagram





Description

Supply voltage.

Ground.

Port 0 is an 8-bit open drain bidirectional I/O port. As an output port, each pin can sink eight TTL inputs. When 1s are written to port 0 pins, the pins can be used as high-impedance inputs.

Port 0 can also be configured to be the multiplexed low-order address/data bus during accesses to external program and data memory. In this mode, P0 has internal pull-ups.

Port 0 also receives the code bytes during Flash programming and outputs the code bytes during program verification. **External pull-ups are required during program verification.**

Port 1 is an 8-bit bidirectional I/O port with internal pull-ups. The Port 1 output buffers can sink/source four TTL inputs. When 1s are written to Port 1 pins, they are pulled high by the internal pull-ups and can be used as inputs. As inputs, Port 1 pins that are externally being pulled low will source current (I_{IL}) because of the internal pull-ups.

Port 1 also receives the low-order address bytes during Flash programming and verification.

Port Pin	Alternate Functions
P1.5	MOSI (used for In-System Programming)
P1.6	MISO (used for In-System Programming)
P1.7	SCK (used for In-System Programming)

Port 2 is an 8-bit bidirectional I/O port with internal pull-ups. The Port 2 output buffers can sink/source four TTL inputs. When 1s are written to Port 2 pins, they are pulled high by the internal pull-ups and can be used as inputs. As inputs, Port 2 pins that are externally being pulled low will source current (I_{IL}) because of the internal pull-ups.

Port 2 emits the high-order address byte during fetches from external program memory and during accesses to external data memory that use 16-bit addresses (MOVX @ DPTR). In this application, Port 2 uses strong internal pull-ups when emitting 1s. During accesses to external data memory that use 8-bit addresses (MOVX @ RI), Port 2 emits the contents of the P2 Special Function Register.

Port 2 also receives the high-order address bits and some control signals during Flash programming and verification.

Port 3 is an 8-bit bidirectional I/O port with internal pull-ups. The Port 3 output buffers can sink/source four TTL inputs. When 1s are written to Port 3 pins, they are pulled high by the internal pull-ups and can be used as inputs. As inputs, Port 3 pins that are externally being pulled low will source current (I_{IL}) because of the pull-ups.

Port 3 receives some control signals for Flash programming and verification.

Port 3 also serves the functions of various special features of the AT89S51, as shown in the following table.

Port Pin	Alternate Functions
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	$\overline{\text{INT0}}$ (external interrupt 0)
P3.3	$\overline{\text{INT1}}$ (external interrupt 1)
P3.4	T0 (timer 0 external input)
P3.5	T1 (timer 1 external input)
P3.6	$\overline{\text{WR}}$ (external data memory write strobe)
P3.7	$\overline{\text{RD}}$ (external data memory read strobe)

Reset input. A high on this pin for two machine cycles while the oscillator is running resets the device. This pin drives High for 98 oscillator periods after the Watchdog times out. The DISRTO bit in SFR AUXR (address 8EH) can be used to disable this feature. In the default state of bit DISRTO, the RESET HIGH out feature is enabled.

PROG

Address Latch Enable (ALE) is an output pulse for latching the low byte of the address during accesses to external memory. This pin is also the program pulse input ($\overline{\text{PROG}}$) during Flash programming.

In normal operation, ALE is emitted at a constant rate of 1/6 the oscillator frequency and may be used for external timing or clocking purposes. Note, however, that one ALE pulse is skipped during each access to external data memory.

If desired, ALE operation can be disabled by setting bit 0 of SFR location 8EH. With the bit set, ALE is active only during a MOVX or MOVC instruction. Otherwise, the pin is weakly pulled high. Setting the ALE-disable bit has no effect if the microcontroller is in external execution mode.

PSEN

Program Store Enable ($\overline{\text{PSEN}}$) is the read strobe to external program memory.

When the AT89S51 is executing code from external program memory, $\overline{\text{PSEN}}$ is activated twice each machine cycle, except that two PSEN activations are skipped during each access to external data memory.

VPP

External Access Enable. $\overline{\text{EA}}$ must be strapped to GND in order to enable the device to fetch code from external program memory locations starting at 0000H up to FFFFH. Note, however, that if lock bit 1 is programmed, EA will be internally latched on reset.

$\overline{\text{EA}}$ should be strapped to V_{CC} for internal program executions.

This pin also receives the 12-volt programming enable voltage (V_{PP}) during Flash programming.

L1

Input to the inverting oscillator amplifier and input to the internal clock operating circuit.

L2

Output from the inverting oscillator amplifier





Special Function Registers

A map of the on-chip memory area called the Special Function Register (SFR) space is shown in Table 1.

Note that not all of the addresses are occupied, and unoccupied addresses may not be implemented on the chip. Read accesses to these addresses will in general return random data, and write accesses will have an indeterminate effect.

1. AT89S51 SFR Map and Reset Values

8H									0FFH
0H	B 00000000								0F7H
8H									0EFH
0H	ACC 00000000								0E7H
8H									0DFH
0H	PSW 00000000								0D7H
8H									0CFH
0H									0C7H
8H	IP XX000000								0BFH
0H	P3 11111111								0B7H
8H	IE 0X000000								0AFH
0H	P2 11111111		AUXR1 XXXXXXXX0				WDRST XXXXXXXXX		0A7H
8H	SCON 00000000	SBUF XXXXXXXXX							9FH
0H	P1 11111111								97H
8H	TCON 00000000	TMOD 00000000	TL0 00000000	TL1 00000000	TH0 00000000	TH1 00000000	AUXR XXX00XX0		8FH
0H	P0 11111111	SP 00000111	DP0L 00000000	DP0H 00000000	DP1L 00000000	DP1H 00000000		PCON 0XXX0000	87H

User software should not write 1s to these unlisted locations, since they may be used in future products to invoke new features. In that case, the reset or inactive values of the new bits will always be 0.

Interrupt Registers: The individual interrupt enable bits are in the IE register. Two priorities can be set for each of the five interrupt sources in the IP register.

Table 2. AUXR: Auxiliary Register

AUXR		Address = 8EH					Reset Value = XXX0XX0B		
Not Bit Addressable									
		-	-	-	WDIDLE	DISRTO	-	-	DISALE
Bit		7	6	5	4	3	2	1	0
-		Reserved for future expansion							
DISALE		Disable/Enable ALE							
		DISALE							
		Operating Mode							
	0	ALE is emitted at a constant rate of 1/6 the oscillator frequency							
	1	ALE is active only during a MOVX or MOVC instruction							
DISRTO		Disable/Enable Reset out							
		DISRTO							
	0	Reset pin is driven High after WDT times out							
	1	Reset pin is input only							
WDIDLE		Disable/Enable WDT in IDLE mode							
		WDIDLE							
	0	WDT continues to count in IDLE mode							
	1	WDT halts counting in IDLE mode							

Dual Data Pointer Registers: To facilitate accessing both internal and external data memory, two banks of 16-bit Data Pointer Registers are provided: DP0 at SFR address locations 82H-83H and DP1 at 84H-85H. Bit DPS = 0 in SFR AUXR1 selects DP0 and DPS = 1 selects DP1. The user should always initialize the DPS bit to the appropriate value before accessing the respective Data Pointer Register.





Power Off Flag: The Power Off Flag (POF) is located at bit 4 (PCON.4) in the PCON SFR. POF is set to "1" during power up. It can be set and rest under software control and is not affected by reset.

Table 3. AUXR1: Auxiliary Register 1

AUXR1									
Address = A2H									
Reset Value = XXXXXXX0B									
Not Bit Addressable									
Bit	7	6	5	4	3	2	1	DPS	0
-	-	-	-	-	-	-	-	-	-
-	Reserved for future expansion								
DPS	Data Pointer Register Select								
	DPS								
	0	Selects DPTR Registers DP0L, DP0H							
	1	Selects DPTR Registers DP1L, DP1H							

MCS-51 devices have a separate address space for Program and Data Memory. Up to 64K bytes each of external Program and Data Memory can be addressed.

If the \overline{EA} pin is connected to GND, all program fetches are directed to external memory.

On the AT89S51, if \overline{EA} is connected to V_{CC} , program fetches to addresses 0000H through FFFH are directed to internal memory and fetches to addresses 1000H through FFFFH are directed to external memory.

The AT89S51 implements 128 bytes of on-chip RAM. The 128 bytes are accessible via direct and indirect addressing modes. Stack operations are examples of indirect addressing, so the 128 bytes of data RAM are available as stack space.

The WDT is intended as a recovery method in situations where the CPU may be subjected to software upsets. The WDT consists of a 14-bit counter and the Watchdog Timer Reset (WDTRST) SFR. The WDT is defaulted to disable from exiting reset. To enable the WDT, a user must write 01EH and 0E1H in sequence to the WDTRST register (SFR location 0A6H). When the WDT is enabled, it will increment every machine cycle while the oscillator is running. The WDT timeout period is dependent on the external clock frequency. There is no way to disable the WDT except through reset (either hardware reset or WDT overflow reset). When WDT overflows, it will drive an output RESET HIGH pulse at the RST pin.

To enable the WDT, a user must write 01EH and 0E1H in sequence to the WDTRST register (SFR location 0A6H). When the WDT is enabled, the user needs to service it by writing 01EH and 0E1H to WDTRST to avoid a WDT overflow. The 14-bit counter overflows when it reaches 16383 (3FFFH), and this will reset the device. When the WDT is enabled, it will increment every machine cycle while the oscillator is running. This means the user must reset the WDT at least every 16383 machine cycles. To reset the WDT the user must write 01EH and 0E1H to WDTRST. WDTRST is a write-only register. The WDT counter cannot be read or written. When WDT overflows, it will generate an output RESET pulse at the RST pin. The RESET pulse duration is $98 \times TOSC$, where $TOSC = 1/FOSC$. To make the best use of the WDT, it

should be serviced in those sections of code that will periodically be executed within the time required to prevent a WDT reset.

T During ver-down Idle

In Power-down mode the oscillator stops, which means the WDT also stops. While in Power-down mode, the user does not need to service the WDT. There are two methods of exiting Power-down mode: by a hardware reset or via a level-activated external interrupt, which is enabled prior to entering Power-down mode. When Power-down is exited with hardware reset, servicing the WDT should occur as it normally does whenever the AT89S51 is reset. Exiting Power-down with an interrupt is significantly different. The interrupt is held low long enough for the oscillator to stabilize. When the interrupt is brought high, the interrupt is serviced. To prevent the WDT from resetting the device while the interrupt pin is held low, the WDT is not started until the interrupt is pulled high. It is suggested that the WDT be reset during the interrupt service for the interrupt used to exit Power-down mode.

To ensure that the WDT does not overflow within a few states of exiting Power-down, it is best to reset the WDT just before entering Power-down mode.

Before going into the IDLE mode, the WDIDLE bit in SFR AUXR is used to determine whether the WDT continues to count if enabled. The WDT keeps counting during IDLE (WDIDLE bit = 0) as the default state. To prevent the WDT from resetting the AT89S51 while in IDLE mode, the user should always set up a timer that will periodically exit IDLE, service the WDT, and reenter IDLE mode.

With WDIDLE bit enabled, the WDT will stop to count in IDLE mode and resumes the count upon exit from IDLE.

RT

The UART in the AT89S51 operates the same way as the UART in the AT89C51. For further information on the UART operation, refer to the ATMEL Web site (<http://www.atmel.com>). From the home page, select 'Products', then '8051-Architecture Flash Microcontroller', then 'Product Overview'.

er 0 and 1

Timer 0 and Timer 1 in the AT89S51 operate the same way as Timer 0 and Timer 1 in the AT89C51. For further information on the timers' operation, refer to the ATMEL Web site (<http://www.atmel.com>). From the home page, select 'Products', then '8051-Architecture Flash Microcontroller', then 'Product Overview'.

rrupts

The AT89S51 has a total of five interrupt vectors: two external interrupts ($\overline{INT0}$ and $\overline{INT1}$), two timer interrupts (Timers 0 and 1), and the serial port interrupt. These interrupts are all shown in Figure 1.

Each of these interrupt sources can be individually enabled or disabled by setting or clearing a bit in Special Function Register IE. IE also contains a global disable bit, EA, which disables all interrupts at once.

Note that Table 4 shows that bit position IE.6 is unimplemented. In the AT89S51, bit position IE.5 is also unimplemented. User software should not write 1s to these bit positions, since they may be used in future AT89 products.

The Timer 0 and Timer 1 flags, TF0 and TF1, are set at S5P2 of the cycle in which the timers overflow. The values are then polled by the circuitry in the next cycle

Table 4. Interrupt Enable (IE) Register

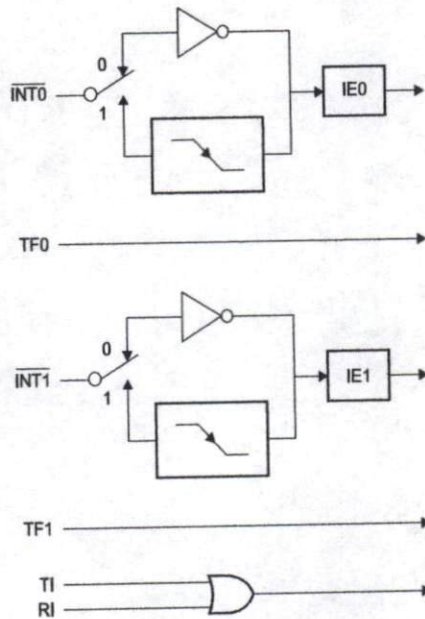
(MSB)				(LSB)			
EA	-	-	ES	ET1	EX1	ET0	EX0

Enable Bit = 1 enables the interrupt.
 Enable Bit = 0 disables the interrupt.

Symbol	Position	Function
EA	IE.7	Disables all interrupts. If EA = 0, no interrupt is acknowledged. If EA = 1, each interrupt source is individually enabled or disabled by setting or clearing its enable bit.
-	IE.6	Reserved
-	IE.5	Reserved
ES	IE.4	Serial Port interrupt enable bit
ET1	IE.3	Timer 1 interrupt enable bit
EX1	IE.2	External interrupt 1 enable bit
ET0	IE.1	Timer 0 interrupt enable bit
EX0	IE.0	External interrupt 0 enable bit

User software should never write 1s to reserved bits, because they may be used in future AT89 products.

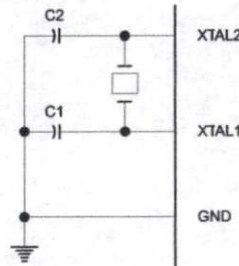
Figure 1. Interrupt Sources



Oscillator Characteristics

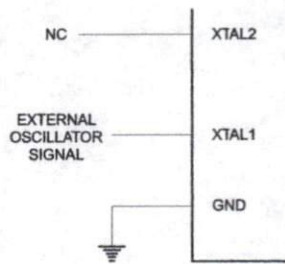
XTAL1 and XTAL2 are the input and output, respectively, of an inverting amplifier that can be configured for use as an on-chip oscillator, as shown in Figure 2. Either a quartz crystal or ceramic resonator may be used. To drive the device from an external clock source, XTAL2 should be left unconnected while XTAL1 is driven, as shown in Figure 3. There are no requirements on the duty cycle of the external clock signal, since the input to the internal clocking circuitry is through a divide-by-two flip-flop, but minimum and maximum voltage high and low time specifications must be observed.

Figure 2. Oscillator Connections



Note: C1, C2 = 30 pF ± 10 pF for Crystals = 40 pF ± 10 pF for Ceramic Resonators

Figure 3. External Clock Drive Configuration



Mode

In idle mode, the CPU puts itself to sleep while all the on-chip peripherals remain active. The mode is invoked by software. The content of the on-chip RAM and all the special function registers remain unchanged during this mode. The idle mode can be terminated by any enabled interrupt or by a hardware reset.

Note that when idle mode is terminated by a hardware reset, the device normally resumes program execution from where it left off, up to two machine cycles before the internal reset algorithm takes control. On-chip hardware inhibits access to internal RAM in this event, but access to the port pins is not inhibited. To eliminate the possibility of an unexpected write to a port pin when idle mode is terminated by a reset, the instruction following the one that invokes idle mode should not write to a port pin or to external memory.

Power-down Mode

In the Power-down mode, the oscillator is stopped, and the instruction that invokes Power-down is the last instruction executed. The on-chip RAM and Special Function Registers retain their values until the Power-down mode is terminated. Exit from Power-down mode can be initiated either by a hardware reset or by activation of an enabled external interrupt into $\overline{INT0}$ or $\overline{INT1}$. Reset redefines the SFRs but does not change the on-chip RAM. The reset should not be activated before V_{CC} is restored to its normal operating level and must be held active long enough to allow the oscillator to restart and stabilize.





Table 5. Status of External Pins During Idle and Power-down Modes

Mode	Program Memory	ALE	PSEN	PORT0	PORT1	PORT2	PORT3
Idle	Internal	1	1	Data	Data	Data	Data
Idle	External	1	1	Float	Data	Address	Data
Power-down	Internal	0	0	Data	Data	Data	Data
Power-down	External	0	0	Float	Data	Data	Data

**Program
Memory Lock**

The AT89S51 has three lock bits that can be left unprogrammed (U) or can be programmed (P) to obtain the additional features listed in the following table.

Table 6. Lock Bit Protection Modes

Program Lock Bits				Protection Type
	LB1	LB2	LB3	
1	U	U	U	No program lock features
2	P	U	U	MOV _C instructions executed from external program memory are disabled from fetching code bytes from internal memory, \overline{EA} is sampled and latched on reset, and further programming of the Flash memory is disabled
3	P	P	U	Same as mode 2, but verify is also disabled
4	P	P	P	Same as mode 3, but external execution is also disabled

When lock bit 1 is programmed, the logic level at the \overline{EA} pin is sampled and latched during reset. If the device is powered up without a reset, the latch initializes to a random value and holds that value until reset is activated. The latched value of \overline{EA} must agree with the current logic level at that pin in order for the device to function properly.

**Programming
Flash –
Parallel Mode**

The AT89S51 is shipped with the on-chip Flash memory array ready to be programmed. The programming interface needs a high-voltage (12-volt) program enable signal and is compatible with conventional third-party Flash or EPROM programmers.

The AT89S51 code memory array is programmed byte-by-byte.

Programming Algorithm: Before programming the AT89S51, the address, data, and control signals should be set up according to the Flash programming mode table and Figures 13 and 14. To program the AT89S51, take the following steps:

1. Input the desired memory location on the address lines.
2. Input the appropriate data byte on the data lines.
3. Activate the correct combination of control signals.
4. Raise \overline{EA}/V_{PP} to 12V.
5. Pulse ALE/ \overline{PROG} once to program a byte in the Flash array or the lock bits. The byte-write cycle is self-timed and typically takes no more than 50 μ s. Repeat steps 1 through 5, changing the address and data for the entire array or until the end of the object file is reached.

Data Polling: The AT89S51 features \overline{Data} Polling to indicate the end of a byte write cycle. During a write cycle, an attempted read of the last byte written will result in the complement of the written data on P0.7. Once the write cycle has been completed, true data is valid on all outputs, and the next cycle may begin. Data Polling may begin any time after a write cycle has been initiated.

AT89S51

Ready/Busy: The progress of byte programming can also be monitored by the RDY/ $\overline{\text{BSY}}$ output signal. P3.0 is pulled low after ALE goes high during programming to indicate $\overline{\text{BUSY}}$. P3.0 is pulled high again when programming is done to indicate **READY**.

Program Verify: If lock bits LB1 and LB2 have not been programmed, the programmed code data can be read back via the address and data lines for verification. The status of the individual lock bits can be verified directly by reading them back.

Reading the Signature Bytes: The signature bytes are read by the same procedure as a normal verification of locations 000H, 100H, and 200H, except that P3.6 and P3.7 must be pulled to a logic low. The values returned are as follows.

(000H) = 1EH indicates manufactured by Atmel
 (100H) = 51H indicates 89S51
 (200H) = 06H

Chip Erase: In the parallel programming mode, a chip erase operation is initiated by using the proper combination of control signals and by pulsing ALE/ $\overline{\text{PROG}}$ low for a duration of 200 ns - 500 ns.

In the serial programming mode, a chip erase operation is initiated by issuing the Chip Erase instruction. In this mode, chip erase is self-timed and takes about 500 ms.

During chip erase, a serial read from any address location will return 00H at the data output.

Programming Flash – Serial Mode

The Code memory array can be programmed using the serial ISP interface while RST is pulled to V_{CC} . The serial interface consists of pins SCK, MOSI (input) and MISO (output). After RST is set high, the Programming Enable instruction needs to be executed first before other operations can be executed. Before a reprogramming sequence can occur, a Chip Erase operation is required.

The Chip Erase operation turns the content of every memory location in the Code array into FFH.

Either an external system clock can be supplied at pin XTAL1 or a crystal needs to be connected across pins XTAL1 and XTAL2. The maximum serial clock (SCK) frequency should be less than 1/16 of the crystal frequency. With a 33 MHz oscillator clock, the maximum SCK frequency is 2 MHz.

Serial Programming Algorithm

To program and verify the AT89S51 in the serial programming mode, the following sequence is recommended:

1. Power-up sequence:
 - Apply power between VCC and GND pins.
 - Set RST pin to "H".
 - If a crystal is not connected across pins XTAL1 and XTAL2, apply a 3 MHz to 33 MHz clock to XTAL1 pin and wait for at least 10 milliseconds.
2. Enable serial programming by sending the Programming Enable serial instruction to pin MOSI/P1.5. The frequency of the shift clock supplied at pin SCK/P1.7 needs to be less than the CPU clock at XTAL1 divided by 16.
3. The Code array is programmed one byte at a time in either the Byte or Page mode. The write cycle is self-timed and typically takes less than 0.5 ms at 5V.
4. Any memory location can be verified by using the Read instruction that returns the content at the selected address at serial output MISO/P1.6.
5. At the end of a programming session, RST can be set low to commence normal device operation.





Power-off sequence (if needed):

Set XTAL1 to "L" (if a crystal is not used).

Set RST to "L".

Turn V_{CC} power off.

Data Polling: The Data Polling feature is also available in the serial mode. In this mode, during a write cycle an attempted read of the last byte written will result in the complement of the MSB of the serial output byte on MISO.

The Instruction Set for Serial Programming follows a 4-byte protocol and is shown in Table 8 on page 18.

Serial Programming Instruction Set

Serial Programming Interface – Parallel Mode

Every code byte in the Flash array can be programmed by using the appropriate combination of control signals. The write operation cycle is self-timed and once initiated, will automatically time itself to completion.

All major programming vendors offer worldwide support for the Atmel microcontroller series. Please contact your local programming vendor for the appropriate software revision.

7. Flash Programming Modes

Mode	V_{CC}	RST	\overline{PSEN}	ALE/ \overline{PROG}	\overline{EA}/V_{PP}	P2.6	P2.7	P3.3	P3.6	P3.7	P0.7-0 Data	P2.3-0	P1.7-0
												Address	
Code Data	5V	H	L		12V	L	H	H	H	H	D_{IN}	A11-8	A7-0
Code Data	5V	H	L	H	H	L	L	L	H	H	D_{OUT}	A11-8	A7-0
Lock Bit 1	5V	H	L		12V	H	H	H	H	H	X	X	X
Lock Bit 2	5V	H	L		12V	H	H	H	L	L	X	X	X
Lock Bit 3	5V	H	L		12V	H	L	H	H	L	X	X	X
Lock Bits 3	5V	H	L	H	H	H	H	L	H	L	P0.2, P0.3, P0.4	X	X
Erase	5V	H	L		12V	H	L	H	L	L	X	X	X
Atmel ID	5V	H	L	H	H	L	L	L	L	L	1EH	0000	00H
Device ID	5V	H	L	H	H	L	L	L	L	L	51H	0001	00H
Device ID	5V	H	L	H	H	L	L	L	L	L	06H	0010	00H

1. Each \overline{PROG} pulse is 200 ns - 500 ns for Chip Erase.
2. Each \overline{PROG} pulse is 200 ns - 500 ns for Write Code Data.
3. Each \overline{PROG} pulse is 200 ns - 500 ns for Write Lock Bits.
4. RDY/BSY signal is output on P3.0 during programming.
5. X = don't care.

Figure 4. Programming the Flash Memory (Parallel Mode)

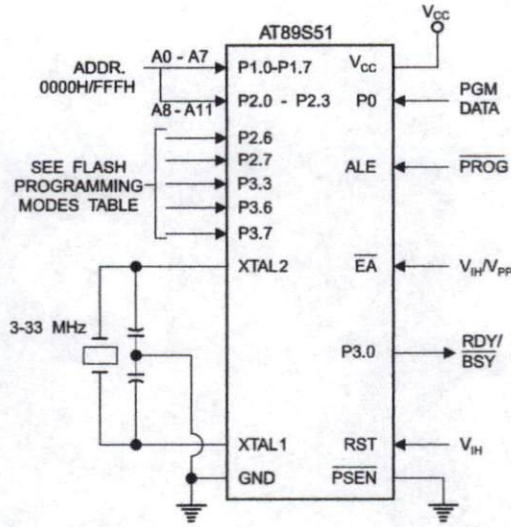
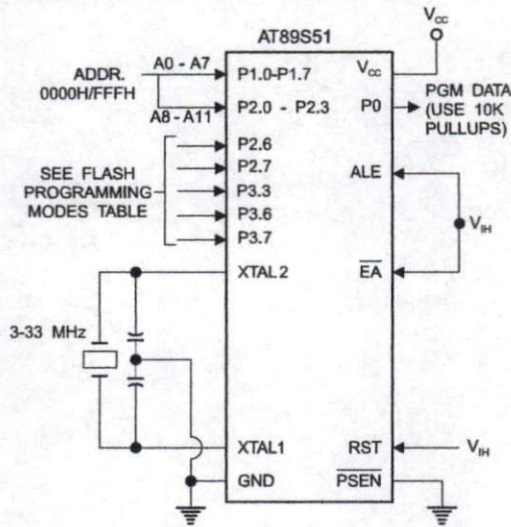


Figure 5. Verifying the Flash Memory (Parallel Mode)





Flash Programming and Verification Characteristics (Parallel Mode)

20°C to 30°C, $V_{CC} = 4.5$ to $5.5V$

Symbol	Parameter	Min	Max	Units
	Programming Supply Voltage	11.5	12.5	V
	Programming Supply Current		10	mA
	V_{CC} Supply Current		30	mA
CL	Oscillator Frequency	3	33	MHz
	Address Setup to \overline{PROG} Low	$48t_{CLCL}$		
	Address Hold After \overline{PROG}	$48t_{CLCL}$		
	Data Setup to \overline{PROG} Low	$48t_{CLCL}$		
	Data Hold After \overline{PROG}	$48t_{CLCL}$		
	P2.7 (\overline{ENABLE}) High to V_{PP}	$48t_{CLCL}$		
	V_{PP} Setup to \overline{PROG} Low	10		μs
	V_{PP} Hold After \overline{PROG}	10		μs
	\overline{PROG} Width	0.2	1	μs
	Address to Data Valid		$48t_{CLCL}$	
	\overline{ENABLE} Low to Data Valid		$48t_{CLCL}$	
	Data Float After \overline{ENABLE}	0	$48t_{CLCL}$	
	\overline{PROG} High to \overline{BUSY} Low		1.0	μs
	Byte Write Cycle Time		50	μs

Figure 6. Flash Programming and Verification Waveforms – Parallel Mode

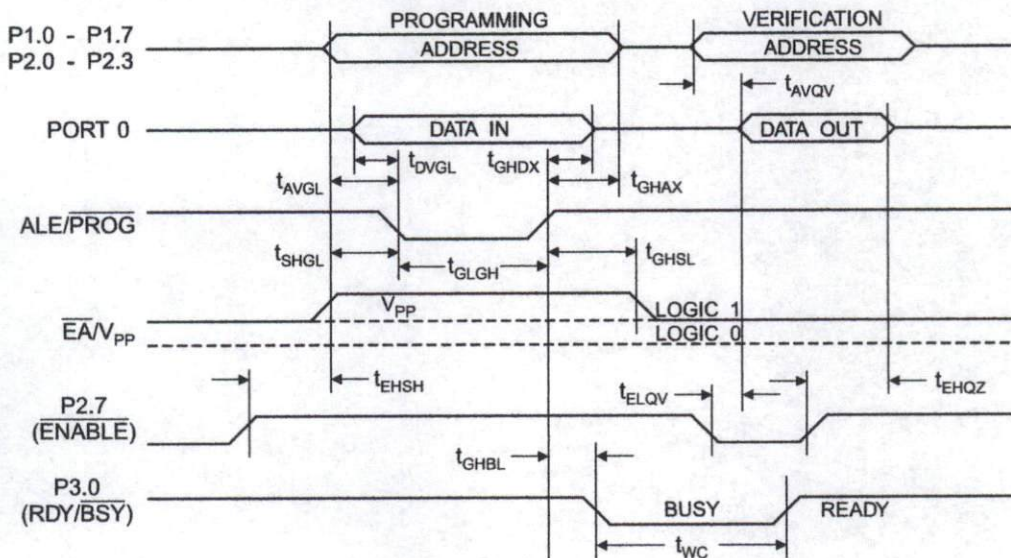
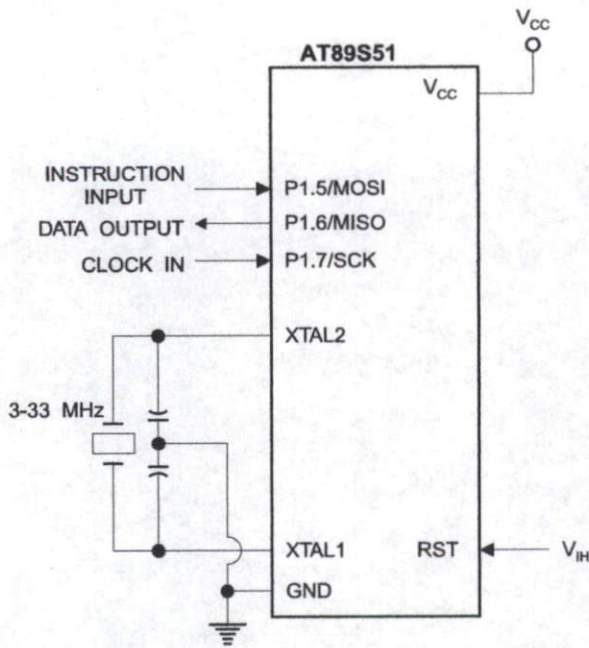


Figure 7. Flash Memory Serial Downloading



Flash Programming and Verification Waveforms – Serial Mode

Figure 8. Serial Programming Waveforms

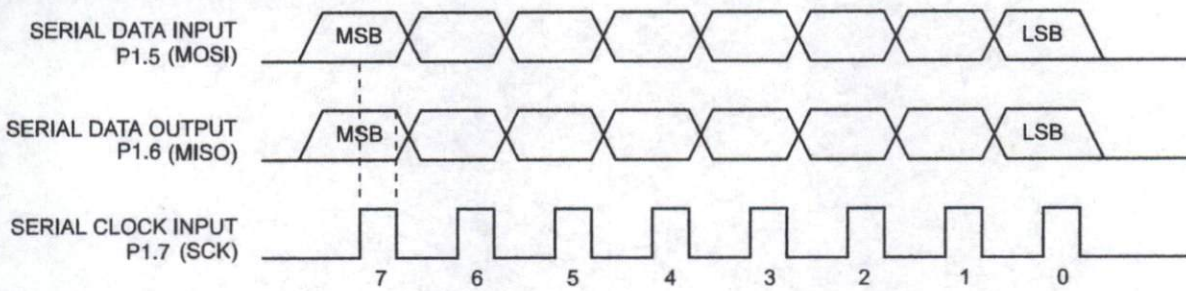




Table 8. Serial Programming Instruction Set

Instruction	Instruction Format				Operation
	Byte 1	Byte 2	Byte 3	Byte 4	
Programming Enable	1010 1100	0101 0011	xxxx xxxx	xxxx xxxx 0110 1001 (Output)	Enable Serial Programming while RST is high
Chip Erase	1010 1100	100x xxxx	xxxx xxxx	xxxx xxxx	Chip Erase Flash memory array
Read Program Memory (Byte Mode)	0010 0000	xxxx A11 A10 A9 A8	A7 A6 A5 A4 A3 A2 A1 A0	D7 D6 D5 D4 D3 D2 D1 D0	Read data from Program memory in the byte mode
Write Program Memory (Byte Mode)	0100 0000	xxxx A11 A10 A9 A8	A7 A6 A5 A4 A3 A2 A1 A0	D7 D6 D5 D4 D3 D2 D1 D0	Write data to Program memory in the byte mode
Write Lock Bits ⁽²⁾	1010 1100	1110 00 B1 B2	xxxx xxxx	xxxx xxxx	Write Lock bits. See Note (2).
Read Lock Bits	0010 0100	xxxx xxxx	xxxx xxxx	xx LB3 LB2 LB1 xx	Read back current status of the lock bits (a programmed lock bit reads back as a "1")
Read Signature Bytes ⁽¹⁾	0010 1000	xxx A5 A4 A3 A2 A1	A0 xxx xxxx	Signature Byte	Read Signature Byte
Read Program Memory (Page Mode)	0011 0000	xxxx A11 A10 A9 A8	Byte 0	Byte 1... Byte 255	Read data from Program memory in the Page Mode (256 bytes)
Write Program Memory (Page Mode)	0101 0000	xxxx A11 A10 A9 A8	Byte 0	Byte 1... Byte 255	Write data to Program memory in the Page Mode (256 bytes)

Notes: 1. The signature bytes are not readable in Lock Bit Modes 3 and 4.

- 2. B1 = 0, B2 = 0 → Mode 1, no lock protection
- B1 = 0, B2 = 1 → Mode 2, lock bit 1 activated
- B1 = 1, B2 = 0 → Mode 3, lock bit 2 activated
- B1 = 1, B2 = 1 → Mode 4, lock bit 3 activated

Each of the lock bits needs to be activated sequentially before Mode 4 can be executed.

After Reset signal is high, SCK should be low for at least 64 system clocks before it goes high to clock in the enable data bytes. No pulsing of Reset signal is necessary. SCK should be no faster than 1/16 of the system clock at XTAL1.

For Page Read/Write, the data always starts from byte 0 to 255. After the command byte and upper address byte are latched, each byte thereafter is treated as data until all 256 bytes are shifted in/out. Then the next instruction will be ready to be decoded.

Serial Programming Characteristics

Figure 9. Serial Programming Timing

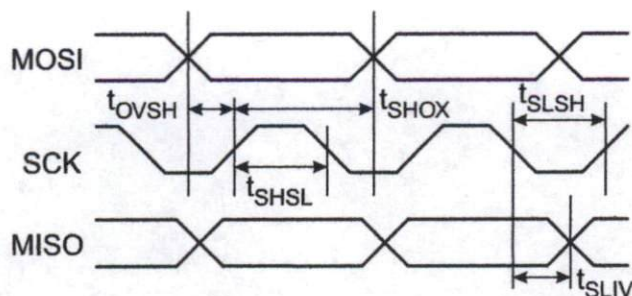


Table 9. Serial Programming Characteristics, $T_A = -40^\circ\text{C}$ to 85°C , $V_{CC} = 4.0 - 5.5\text{V}$ (Unless Otherwise Noted)

Symbol	Parameter	Min	Typ	Max	Units
t_{CLCL}	Oscillator Frequency	0		33	MHz
t_{LCL}	Oscillator Period	30			ns
t_{HSL}	SCK Pulse Width High	$8 t_{CLCL}$			ns
t_{LSH}	SCK Pulse Width Low	$8 t_{CLCL}$			ns
t_{OVSH}	MOSI Setup to SCK High	t_{CLCL}			ns
t_{SHOX}	MOSI Hold after SCK High	$2 t_{CLCL}$			ns
t_{SLIV}	SCK Low to MISO Valid	10	16	32	ns
t_{ERASE}	Chip Erase Instruction Cycle Time			500	ms
t_{WC}	Serial Byte Write Cycle Time			$64 t_{CLCL} + 400$	μs



Absolute Maximum Ratings*

Operating Temperature.....	-55°C to +125°C
Storage Temperature.....	-65°C to +150°C
Voltage on Any Pin with Respect to Ground.....	-1.0V to +7.0V
Maximum Operating Voltage.....	6.6V
Output Current.....	15.0 mA

*NOTICE: Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

Characteristics

Values shown in this table are valid for $T_A = -40^\circ\text{C}$ to 85°C and $V_{CC} = 4.0\text{V}$ to 5.5V , unless otherwise noted.

Symbol	Parameter	Condition	Min	Max	Units
	Input Low Voltage	(Except \overline{EA})	-0.5	$0.2 V_{CC} - 0.1$	V
	Input Low Voltage (\overline{EA})		-0.5	$0.2 V_{CC} - 0.3$	V
	Input High Voltage	(Except XTAL1, RST)	$0.2 V_{CC} + 0.9$	$V_{CC} + 0.5$	V
	Input High Voltage	(XTAL1, RST)	$0.7 V_{CC}$	$V_{CC} + 0.5$	V
	Output Low Voltage ⁽¹⁾ (Ports 1,2,3)	$I_{OL} = 1.6 \text{ mA}$		0.45	V
	Output Low Voltage ⁽¹⁾ (Port 0, ALE, \overline{PSEN})	$I_{OL} = 3.2 \text{ mA}$		0.45	V
	Output High Voltage (Ports 1,2,3, ALE, \overline{PSEN})	$I_{OH} = -60 \mu\text{A}$, $V_{CC} = 5\text{V} \pm 10\%$	2.4		V
		$I_{OH} = -25 \mu\text{A}$	$0.75 V_{CC}$		V
		$I_{OH} = -10 \mu\text{A}$	$0.9 V_{CC}$		V
	Output High Voltage (Port 0 in External Bus Mode)	$I_{OH} = -800 \mu\text{A}$, $V_{CC} = 5\text{V} \pm 10\%$	2.4		V
		$I_{OH} = -300 \mu\text{A}$	$0.75 V_{CC}$		V
		$I_{OH} = -80 \mu\text{A}$	$0.9 V_{CC}$		V
	Logical 0 Input Current (Ports 1,2,3)	$V_{IN} = 0.45\text{V}$		-50	μA
	Logical 1 to 0 Transition Current (Ports 1,2,3)	$V_{IN} = 2\text{V}$, $V_{CC} = 5\text{V} \pm 10\%$		-650	μA
	Input Leakage Current (Port 0, \overline{EA})	$0.45 < V_{IN} < V_{CC}$		± 10	μA
RST	Reset Pulldown Resistor		50	300	$\text{K}\Omega$
	Pin Capacitance	Test Freq. = 1 MHz, $T_A = 25^\circ\text{C}$		10	pF
	Power Supply Current	Active Mode, 12 MHz		25	mA
		Idle Mode, 12 MHz		6.5	mA
		Power-down Mode ⁽²⁾	$V_{CC} = 5.5\text{V}$		50

- Notes:
- Under steady state (non-transient) conditions, I_{OL} must be externally limited as follows:
 Maximum I_{OL} per port pin: 10 mA
 Maximum I_{OL} per 8-bit port:
 Port 0: 26 mA Ports 1, 2, 3: 15 mA
 Maximum total I_{OL} for all output pins: 71 mA
 If I_{OL} exceeds the test condition, V_{OL} may exceed the related specification. Pins are not guaranteed to sink current greater than the listed test conditions.
 - Minimum V_{CC} for Power-down is 2V.

AT89S51

Characteristics

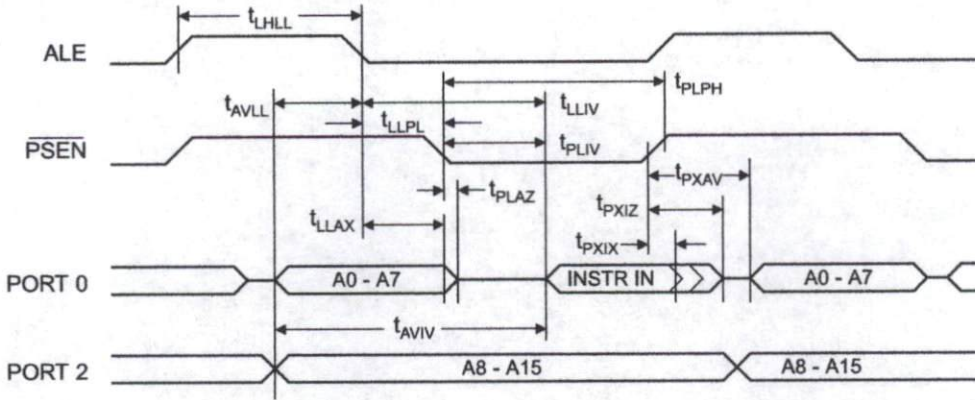
Under operating conditions, load capacitance for Port 0, ALE/ $\overline{\text{PROG}}$, and $\overline{\text{PSEN}}$ = 100 pF; load capacitance for all other ports = 80 pF.

Internal Program and Data Memory Characteristics

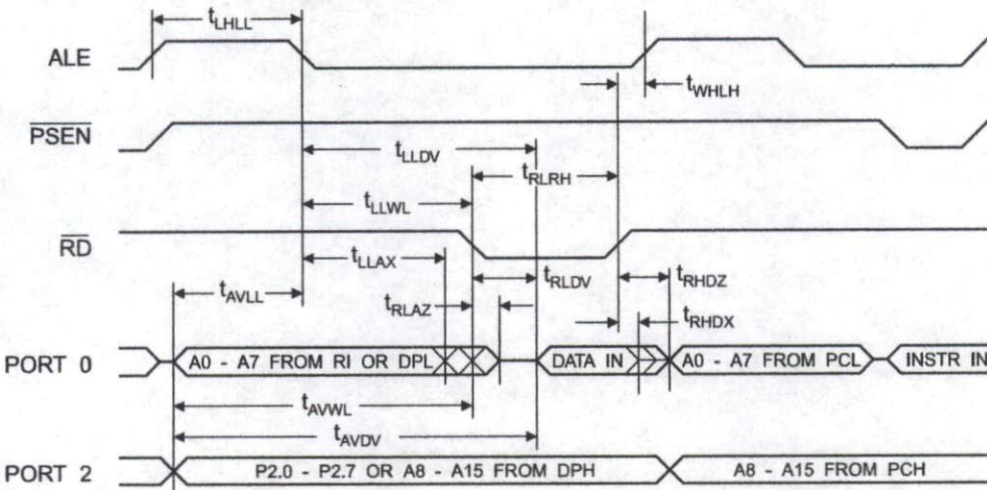
Symbol	Parameter	12 MHz Oscillator		Variable Oscillator		Units
		Min	Max	Min	Max	
f_{CLCL}	Oscillator Frequency			0	33	MHz
t_{ALE}	ALE Pulse Width	127		$2t_{\text{CLCL}}-40$		ns
t_{AVL}	Address Valid to ALE Low	43		$t_{\text{CLCL}}-25$		ns
t_{AH}	Address Hold After ALE Low	48		$t_{\text{CLCL}}-25$		ns
t_{ALE}	ALE Low to Valid Instruction In		233		$4t_{\text{CLCL}}-65$	ns
t_{ALE}	ALE Low to $\overline{\text{PSEN}}$ Low	43		$t_{\text{CLCL}}-25$		ns
t_{PWH}	$\overline{\text{PSEN}}$ Pulse Width	205		$3t_{\text{CLCL}}-45$		ns
t_{PVL}	$\overline{\text{PSEN}}$ Low to Valid Instruction In		145		$3t_{\text{CLCL}}-60$	ns
t_{IHI}	Input Instruction Hold After $\overline{\text{PSEN}}$	0		0		ns
t_{IFL}	Input Instruction Float After $\overline{\text{PSEN}}$		59		$t_{\text{CLCL}}-25$	ns
t_{PVA}	$\overline{\text{PSEN}}$ to Address Valid	75		$t_{\text{CLCL}}-8$		ns
t_{AVI}	Address to Valid Instruction In		312		$5t_{\text{CLCL}}-80$	ns
t_{PFL}	$\overline{\text{PSEN}}$ Low to Address Float		10		10	ns
t_{RD}	$\overline{\text{RD}}$ Pulse Width	400		$6t_{\text{CLCL}}-100$		ns
t_{WR}	$\overline{\text{WR}}$ Pulse Width	400		$6t_{\text{CLCL}}-100$		ns
t_{RD}	$\overline{\text{RD}}$ Low to Valid Data In		252		$5t_{\text{CLCL}}-90$	ns
t_{DHA}	Data Hold After $\overline{\text{RD}}$	0		0		ns
t_{DFL}	Data Float After $\overline{\text{RD}}$		97		$2t_{\text{CLCL}}-28$	ns
t_{AVD}	ALE Low to Valid Data In		517		$8t_{\text{CLCL}}-150$	ns
t_{AVD}	Address to Valid Data In		585		$9t_{\text{CLCL}}-165$	ns
t_{ALD}	ALE Low to $\overline{\text{RD}}$ or $\overline{\text{WR}}$ Low	200	300	$3t_{\text{CLCL}}-50$	$3t_{\text{CLCL}}+50$	ns
t_{ALD}	Address to $\overline{\text{RD}}$ or $\overline{\text{WR}}$ Low	203		$4t_{\text{CLCL}}-75$		ns
t_{VDL}	Data Valid to $\overline{\text{WR}}$ Transition	23		$t_{\text{CLCL}}-30$		ns
t_{VDH}	Data Valid to $\overline{\text{WR}}$ High	433		$7t_{\text{CLCL}}-130$		ns
t_{DHL}	Data Hold After $\overline{\text{WR}}$	33		$t_{\text{CLCL}}-25$		ns
t_{RDL}	$\overline{\text{RD}}$ Low to Address Float		0		0	ns
t_{RDL}	$\overline{\text{RD}}$ or $\overline{\text{WR}}$ High to ALE High	43	123	$t_{\text{CLCL}}-25$	$t_{\text{CLCL}}+25$	ns



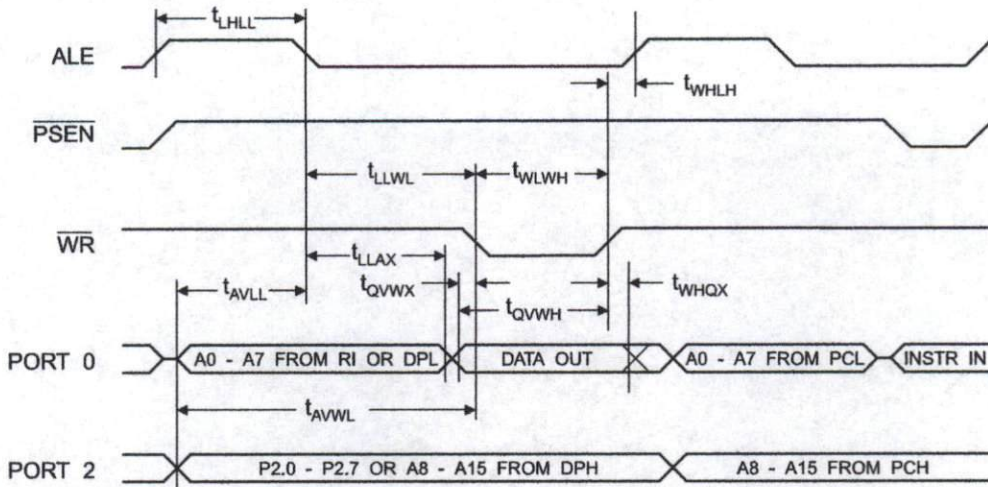
Internal Program Memory Read Cycle



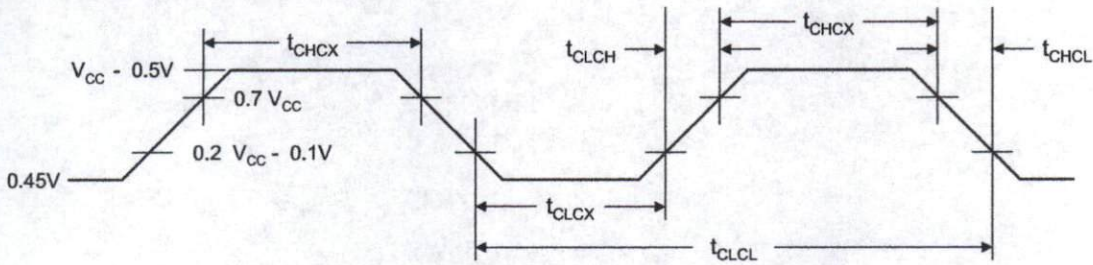
Internal Data Memory Read Cycle



Internal Data Memory Write Cycle



Internal Clock Drive Waveforms



Internal Clock Drive

Symbol	Parameter	Min	Max	Units
CLCL	Oscillator Frequency	0	33	MHz
CL	Clock Period	30		ns
CHCX	High Time	12		ns
CLCX	Low Time	12		ns
CH	Rise Time		5	ns
CL	Fall Time		5	ns



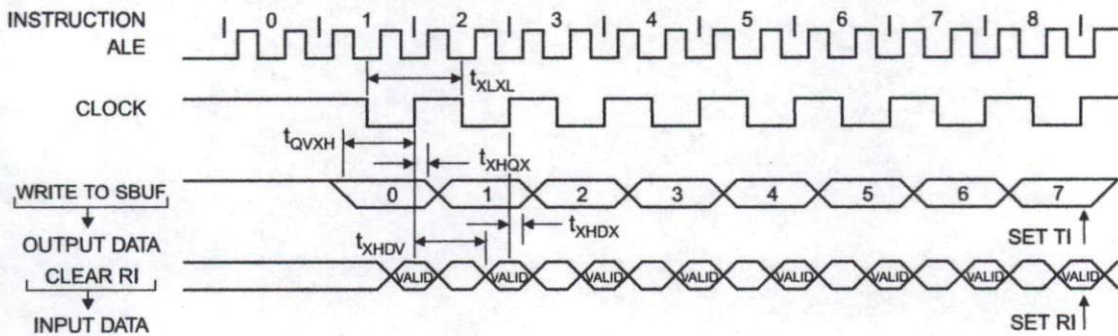


Serial Port Timing: Shift Register Mode Test Conditions

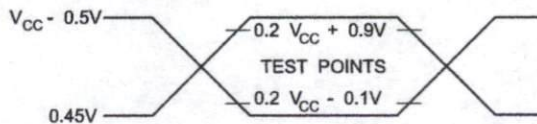
Values in this table are valid for $V_{CC} = 4.0V$ to $5.5V$ and Load Capacitance = 80 pF .

Symbol	Parameter	12 MHz Osc		Variable Oscillator		Units
		Min	Max	Min	Max	
t_{CLK}	Serial Port Clock Cycle Time	1.0		$12t_{CLCL}$		μs
t_{SD}	Output Data Setup to Clock Rising Edge	700		$10t_{CLCL}-133$		ns
t_{SH}	Output Data Hold After Clock Rising Edge	50		$2t_{CLCL}-80$		ns
t_{IH}	Input Data Hold After Clock Rising Edge	0		0		ns
t_{IV}	Clock Rising Edge to Input Data Valid		700		$10t_{CLCL}-133$	ns

Shift Register Mode Timing Waveforms

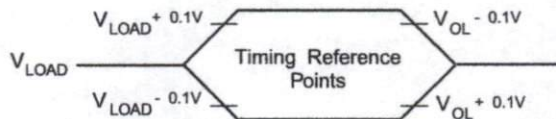


Testing Input/Output Waveforms⁽¹⁾



- AC Inputs during testing are driven at $V_{CC} - 0.5V$ for a logic 1 and $0.45V$ for a logic 0. Timing measurements are made at V_{IH} min. for a logic 1 and V_{IL} max. for a logic 0.


Output Waveforms⁽¹⁾



- For timing purposes, a port pin is no longer floating when a 100 mV change from load voltage occurs. A port pin begins to float when a 100 mV change from the loaded V_{OH}/V_{OL} level occurs.

Ordering Information

Speed (MHz)	Power Supply	Ordering Code	Package	Operation Range
24	4.0V to 5.5V	AT89S51-24AC	44A	Commercial (0° C to 70° C)
		AT89S51-24JC	44J	
		AT89S51-24PC	40P6	
		AT89S51-24AI	44A	Industrial (-40° C to 85° C)
		AT89S51-24JI	44J	
		AT89S51-24PI	40P6	
33	4.5V to 5.5V	AT89S51-33AC	44A	Commercial (0° C to 70° C)
		AT89S51-33JC	44J	
		AT89S51-33PC	40P6	

 = Preliminary Availability

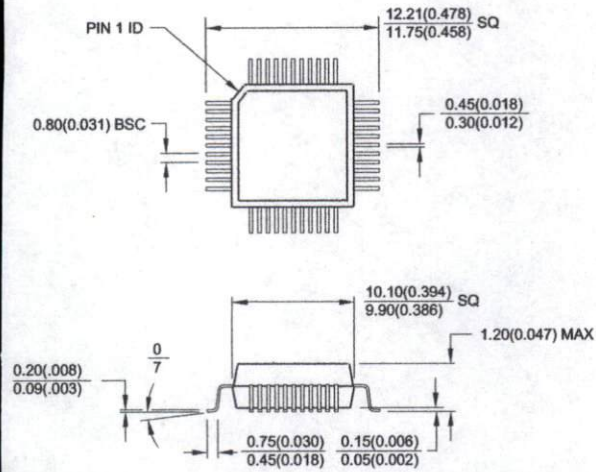
Package Type	
A	44-lead, Thin Plastic Gull Wing Quad Flatpack (TQFP)
J	44-lead, Plastic J-leaded Chip Carrier (PLCC)
P6	40-pin, 0.600" Wide, Plastic Dual Inline Package (PDIP)





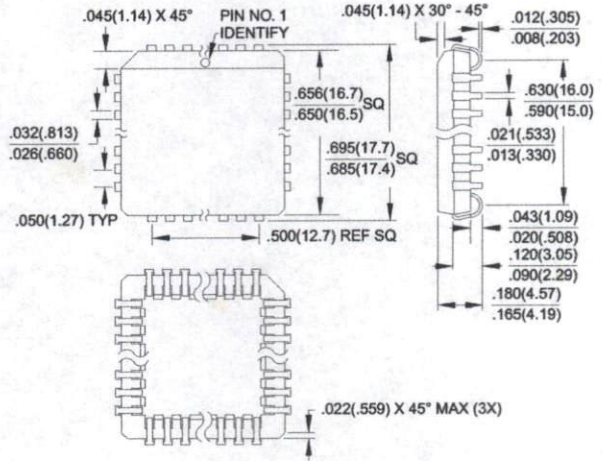
Packaging Information

44A, 44-lead, Thin (1.0 mm) Plastic Gull Wing Quad Flat Package (TQFP)
 Dimensions in Millimeters and (Inches)*

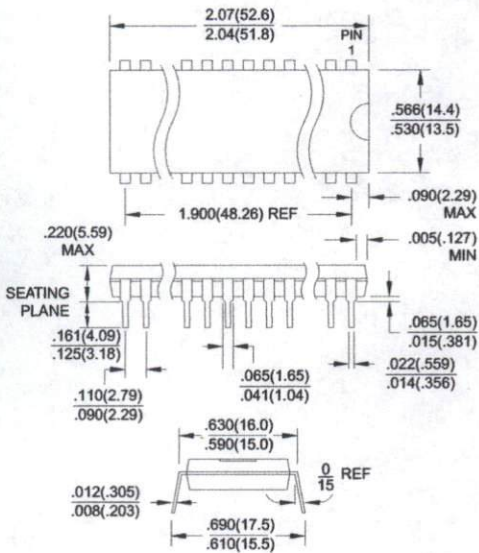


*Controlling dimension: millimeters

44J, 44-lead, Plastic J-leaded Chip Carrier (PLCC)
 Dimensions in Inches and (Millimeters)



40P6, 40-pin, 0.600" Wide, Plastic Dual Inline Package (PDIP)
 Dimensions in Inches and (Millimeters)
 JEDEC STANDARD MS-011 AC



AT89S51



Atmel Headquarters

Corporate Headquarters

2325 Orchard Parkway
San Jose, CA 95131
TEL (408) 441-0311
FAX (408) 487-2600

Europe

Atmel SarL
Route des Arsenaux 41
Casa Postale 80
CH-1705 Fribourg
Switzerland
TEL (41) 26-426-5555
FAX (41) 26-426-5500

Asia

Atmel Asia, Ltd.
Room 1219
Chinachem Golden Plaza
77 Mody Road Tsimhatsui
East Kowloon
Hong Kong
TEL (852) 2721-9778
FAX (852) 2722-1369

Japan

Atmel Japan K.K.
9F, Tonetsu Shinkawa Bldg.
1-24-8 Shinkawa
Chuo-ku, Tokyo 104-0033
Japan
TEL (81) 3-3523-3551
FAX (81) 3-3523-7581

Atmel Product Operations

Atmel Colorado Springs

1150 E. Cheyenne Mtn. Blvd.
Colorado Springs, CO 80906
TEL (719) 576-3300
FAX (719) 540-1759

Atmel Grenoble

Avenue de Rochepleine
BP 123
38521 Saint-Egreve Cedex, France
TEL (33) 4-7658-3000
FAX (33) 4-7658-3480

Atmel Heilbronn

Theresienstrasse 2
POB 3535
D-74025 Heilbronn, Germany
TEL (49) 71 31 67 25 94
FAX (49) 71 31 67 24 23

Atmel Nantes

La Chantrerie
BP 70602
44306 Nantes Cedex 3, France
TEL (33) 0 2 40 18 18 18
FAX (33) 0 2 40 18 19 60

Atmel Rousset

Zone Industrielle
13106 Rousset Cedex, France
TEL (33) 4-4253-6000
FAX (33) 4-4253-6001

Atmel Smart Card ICs

Scottish Enterprise Technology Park
East Kilbride, Scotland G75 0QR
TEL (44) 1355-357-000
FAX (44) 1355-242-743

e-mail
literature@atmel.com

Web Site
<http://www.atmel.com>

Atmel Corporation 2001.

Atmel Corporation makes no warranty for the use of its products, other than those expressly contained in the Company's standard warranty which is detailed in Atmel's Terms and Conditions located on the Company's web site. The Company assumes no responsibility for any errors which may appear in this document, reserves the right to change devices or specifications detailed herein at any time without notice, and does not make any commitment to update the information contained herein. No licenses to patents or other intellectual property of Atmel are granted to the Company in connection with the sale of Atmel products, expressly or by implication. Atmel's products are not authorized for use as critical components in life support devices or systems.

Atmel® is the registered trademark of Atmel.

8051® is the registered trademark of Intel Corporation. Terms and product names in this document may be trademarks of others.



Printed on recycled paper.

2487A-10/01/xM