



Hak Cipta Dilindungi Undang-Undang

1. Dilarang mengutip sebagian atau seluruh karya tulis ini tanpa mencantumkan dan menyebutkan sumber:
 - a. Pengutipan hanya untuk kepentingan pendidikan, penelitian, penulisan karya ilmiah, penyusunan laporan, penulisan kritik atau tinjauan suatu masalah.
 - b. Pengutipan tidak merugikan kepentingan yang wajar Unand.
2. Dilarang mengumumkan dan memperbanyak sebagian atau seluruh karya tulis ini dalam bentuk apapun tanpa izin Unand.

MENYEDERHANAKAN RANGKAIAN GERBANG LOGIKA DENGAN METODE QUINE-McCLUSKEY

TESIS



**ZULKARNAIN
06215084**

**PROGRAM PASCASARJANA
UNIVERSITAS ANDALAS
PADANG 2008**

MENYEDERHANAKAN RANGKAIAN GERBANG LOGIKA DENGAN METODE QUINE-McCLUSKEY

Oleh : Zulkarnain

(Di bawah bimbingan Susila Bahri dan Budi Rudianto)

Ringkasan

Dalam Aljabar Boole hanya mengenal dua keadaan, misalnya tinggi-rendah, 0-1, dan salah-benar. Oleh karena itu, maka Aljabar Boole dapat diterapkan dalam elektronika, komputer, atau teknik digital.

Rangkaian gerbang logika dapat diekspresikan dalam bentuk ekspresi boole, salah satunya dalam bentuk kanonik minterm. Ekspresi Boole ini dapat disederhanakan dengan suatu metode, salah satunya adalah dengan metode Quine-McCluskey.

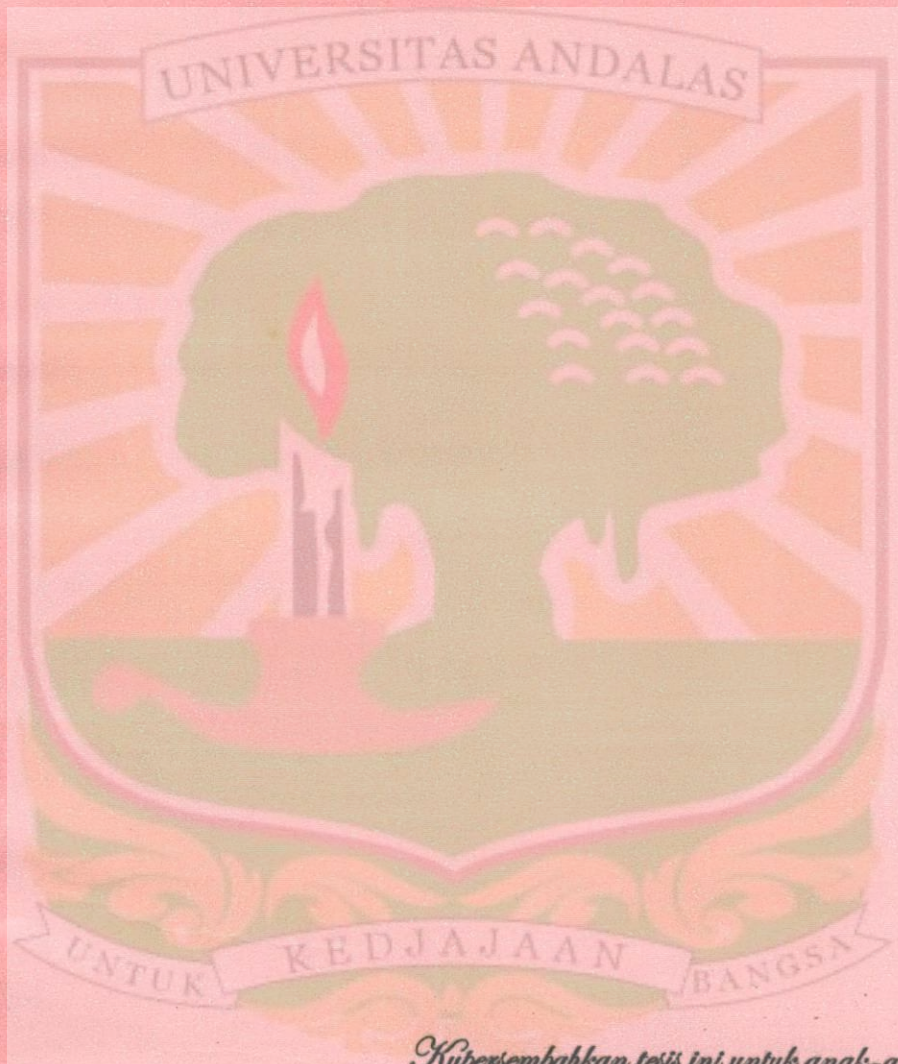
Pertama yang dilakukan pada metode Quine-McCluskey adalah memilih minterm-minterm yang bernilai satu yang diperoleh dari tabel kebenaran, kemudian bentuk menjadi penjumlahan minterm dalam bentuk kanonik minterm.

Selanjutnya dapat dilakukan langkah-langkah sebagai berikut :

1. Menentukan bentuk kanonik minterm.
2. Menentukan jumlah bit untuk masing-masing minterm.
3. Mengelompokkan bit-string.
4. Menentukan minterm baru.
5. Menguji minterm.
6. Menggambar rangkaian gerbang logika yang sudah disederhanakan.

Gambar rangkaian gerbang logika ini lebih sederhana dari rangkaian sebelumnya.





*Kupersembahkan tesis ini untuk anak-anakku
tercinta Anisa, Dzakiyya, Husna, dan
Hanifah serta isteri yang kucintai Zurhaya
dan teristimewa untuk ibundaku yang tercinta.*

PERNYATAAN KEASLIAN TESIS

Dengan ini saya menyatakan bahwa tesis yang saya tulis dengan judul “**MENYEDERHANAKAN RANGKAIAN GERBANG LOGIKA DENGAN METODE QUINE-McCLUSKEY**” .

Adalah hasil kerja/karya saya sendiri dan bukan merupakan jiplakan dari hasil kerja/karya orang lain, kecuali kutipan yang sumbernya dicantumkan. Jika dikemudian hari pernyataan ini tidak benar, maka status kelulusan dan gelar yang saya peroleh menjadi batal dengan sendirinya.

Padang, Juli 2008

Yang membuat pernyataan

ZULKARNAIN

UNTUK KEDJAJAAN BANGSA

RIWAYAT HDUP



Zulkarnain dilahirkan di Jakarta pada tanggal 20 Agustus 1965 dari pasangan orang tua Daud Uyub (alm) dan Siti Nurhaya, merupakan anak ketiga dari enam bersaudara dan pada tahun 1991 menikah dengan Zurhaya serta dikaruniakan empat anak yaitu: Chairunnisaa Azizah, Ismi Dzakiyyah Azizah, Husainah Azizah dan Hanifatul Azizah.

Menamatkan pendidikan Sekolah Dasar pada tahun 1979 di SDN 08 Palmerah Jakarta Barat, sekolah menengah pertama pada SMPN 127 Jakarta Barat tahun 1982, sekolah menengah atas pada SMAN 65 Jakarta tahun 1982, pendidikan DIII pada jurusan Matematika FMIPA Universitas Indonesia tahun 1988, dan Menyelesaikan S.1 pada jurusan Matematika FPMIPA IKIP Padang tahun 1998.

Mulai November 1988 sampai sekarang bertugas sebagai tenaga pendidik pada SMAN 2 Solok, dan Alhamdulillah tahun 2006 diberi kesempatan untuk melanjutkan studi pada Program Pascasarjana Universitas Andalas dengan beasiswa yang diberikan Diknas Provinsi Sumatera Barat.

UNTUK KEDJAJAAN BANGSA

KATA PENGANTAR

Puji syukur penulis panjatkan kehadirat Allah SWT , yang telah melimpahkan rahmat dan hidayahNya hingga penulis dapat menyelesaikan tesis ini .

Dalam menyelesaikan tesis ini, penulis mendapat bantuan dari banyak pihak . Karena itu, penulis mengucapkan terima kasih kepada :

1. Bapak Prof.Dr.Ir.H.Novirman Jamarun,M.Sc sebagai Direktur Program Pascasarjana.
2. Bapak Jenizon, M.Si selaku Ketua Jurusan Matematika yang telah banyak membantu dalam penulisan tesis ini.
3. Ibu Dr.Susila Bahri,M.Sc sebagai pembimbing I dan kepada Bapak Budi Rudianto,M.Si sebagai pembimbing II yang banyak telah memberikan bimbingan dan masukan pengetahuan yang belum penulis ketahui dalam penulisan tesis ini.
4. Seluruh staf pengajar Program Pascasarjana Matematika Universitas Andalas yang telah memberi bekal ilmu pengetahuan kepada penulis .
5. Dr. Muhafzan, Dr.I Made Arnawa dan Narwen,M.Si selaku penguji yang banyak membantu penyempurnaan penulisan tesis ini.
6. Bapak Zulakmal,M.Si telah banyak membantu kelancaran pembuatan tesis ini.
7. Dinas Pendidikan Propinsi Sumatera Barat yang telah memberikan bantuan beasiswa selama dalam pendidikan Program Magister .

8. Bapak Drs. Umar M, MM yang memberi kesempatan penulis untuk mengikuti pendidikan Program Magister.
9. Zurhaya yang tersayang dan anak-anak buah hati yang terus memberi semangat dan dukungannya.
10. Keluarga tercinta terutama almarhum Ayah, dengan nasihatmu, ananda bisa terus berkarya dan ibu dengan do'a mu, ananda banyak berhasil menempuh jalan hidup ini.
11. Teman-teman seperjuangan dan semua pihak yang telah memberikan semangat dan dukungan kepada penulis yang tidak mungkin disebutkan satu persatu dalam tulisan ini .

Penulis menyadari bahwa tesis ini sangat jauh dari sempurna . Oleh karena itu maka penulis sangat terbuka dalam menerima kritikan dan saran dari pembaca untuk kesempurnaan tesis ini . Mudah-mudahan tesis ini memberikan sumbangan berharga pada ilmu pengetahuan khususnya bagi pencinta digital .

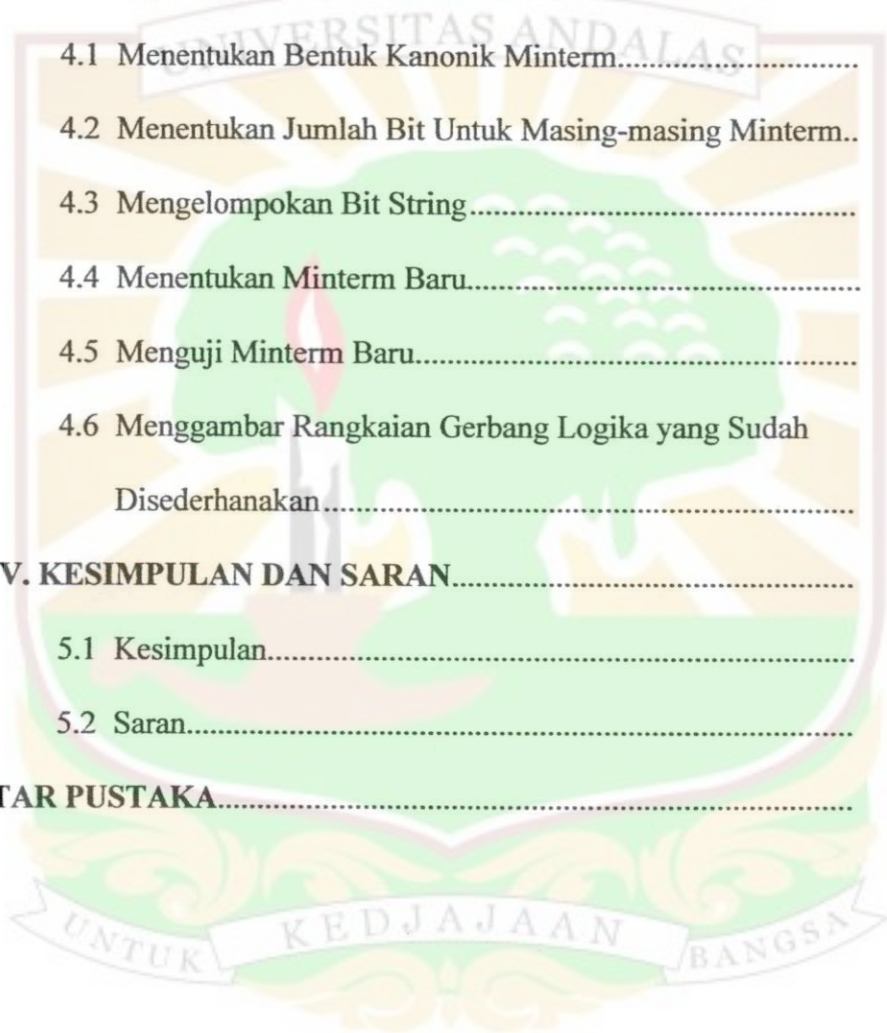
Padang , Juli 2008

Penulis

DAFTAR ISI

KATA PENGANTAR	ix
DAFTAR ISI	xi
DAFTAR TABEL	xiii
DAFTAR GAMBAR	xiv
BAB I. PENDAHULUAN	1
1.1. Latar Belakang Masalah.....	1
1.2. Rumusan Masalah.....	2
1.3. Tujuan Penelitian.....	2
1.4. Manfaat Penelitian.....	3
BAB II. TINJAUAN PUSTAKA	4
2.1. Pengertian Gerbang Logika.....	4
2.2. Ekspresi Boole.....	5
2.3. Pengertian Aljabar Logika.....	6
2.4. Operasi Aljabar Boole Dalam Gerbang Logika.....	7
a. Operasi OR	7
b. Operasi AND.....	8
c. Komplemen (Inverter) Logika.....	9
2.5. Hukum Komutatif Aljabar Boolean.....	9
a. Hukum Komutatif Untuk Gerbang Logika OR	9
b. Hukum Komutatif Untuk Gerbang Logika AND	10

2.6. Algoritma Menyederhanakan Rangkaian Gerbang Logika Dengan Metode Quine-McCluskey.....	11
BAB III. METODE PENELITIAN.....	12
3.1 Waktu dan Tempat Penelitian.....	12
3.2 Metode Penelitian.....	12
BAB IV. PEMBAHASAN	14
4.1 Menentukan Bentuk Kanonik Minterm.....	14
4.2 Menentukan Jumlah Bit Untuk Masing-masing Minterm..	15
4.3 Mengelompokan Bit String.....	16
4.4 Menentukan Minterm Baru.....	16
4.5 Menguji Minterm Baru.....	18
4.6 Menggambar Rangkaian Gerbang Logika yang Sudah Disederhanakan.....	18
BAB V. KESIMPULAN DAN SARAN.....	20
5.1 Kesimpulan.....	20
5.2 Saran.....	20
DAFTAR PUSTAKA.....	22



DAFTAR TABEL

Nomor	Halaman
2.4.1. Tabel Kebenaran Operasi OR	8
2.4.2. Tabel Kebenaran Operasi AND.....	8
2.4.3. Tabel Kebenaran Operasi NOT.....	9
2.5.1. Tabel Kebenaran Operasi OR Hukum Komutatif.....	10
2.5.2. Tabel Kebenaran Operasi AND Hukum Komutatif.....	10
4.1. Tabel Kebenaran.....	14
4.2.1. Jumlah Bit Masing-masing Minterm.....	16
4.3.1. Pengelompokn Bit-String.....	16
4.4.1. Minterm Pada Level n.....	17
4.4.2. Minterm Pada Level n-1.....	17
4.4.2. Minterm Pada Level n-2.....	17
4.5.1. Minterm yang Sudah di Sederhanakan.....	18



DAFTAR GAMBAR

Nomor	Halaman
2.2.1. Rangkaian Gerbang Logika.....	5
2.3.1. Rentang Tegangan	7
2.4.1. Rangkaian Gerbang Logika Operasi OR.....	8
2.4.2. Rangkaian Gerbang Logika Operasi AND	8
2.4.3. Rangkaian Gerbang Logika Operasi NOT.....	9
2.5.1. Rangkaian Gerbang Logika Hukum Komutatif Untuk Operasi OR	10
2.5.2. Rangkaian Gerbang Logika Hukum Komutatif Untuk Operasi AND	10
4.1.1. Rangkaian Gerbang Logika.....	15
4.6.1. Rangkaian Gerbang Logika yang Sudah di Sederhanakan.....	18



BAB I

PENDAHULUAN

1.1. Latar Belakang Masalah

Dalam perkembangan dan analisa perilaku rangkaian digital pada komputer atau pada sistem digital menggunakan cabang ilmu matematika yang dikenal dengan Aljabar Boolean (Setiadi,2004). Penamaan ini digunakan untuk menghormati matematikawan Inggris yang bernama George Boole (1813-1864) yang pertama kali memaparkan prinsip-prinsip dasar dari aljabar ini dalam tulisannya yang berjudul *The Mathematical Analysis of Logic* pada tahun 1854.

Aljabar Boole hanya mengenal dua keadaan, misalnya rendah-tinggi, 0-1, dan salah-benar. Seperti yang ungkapkan oleh Dedy Rusmadi dalam buku yang berjudul *Digital & Rangkaian* (1995). Oleh karena itu, maka Aljabar Boole dapat diterapkan dalam elektronika, komputer atau teknik digital.

Rangkaian gerbang logika dapat diekspresikan kedalam bentuk ekspresi Boole, salah satunya dalam bentuk kanonik minterm. Bentuk kanonik adalah setiap suku harus mengandung literal atau peubah yang lengkap.

Contohnya : $Y = \bar{A}\bar{B}\bar{C}D + \bar{A}\bar{B}CD + \bar{A}B\bar{C}D + \bar{A}BCD + AB\bar{C}D + ABCD$

Perancangan rangkaian digital yang diinginkan biasanya dimulai dengan menentukan spesifikasi keluaran dengan menggunakan table kebenaran. Kemudian yang muncul adalah bagaimana mewujudkan rangkaian logika yang jauh lebih mudah, gampang, praktis, dan tentu saja murah, tanpa mengubah kinerja yang kita inginkan (Wijaya,2006). Dari pernyataan tersebut, maka diperlukan

suatu metode yang dapat menyederhanakan rangkaian digital. Kata digital disini adalah merupakan penggambaran dari suatu keadaan bilangan yang terdiri dari angka 0 dan 1 atau off dan on (bilangan biner) (Wikipedia,2008). Tujuan penyederhaan adalah untuk memperoleh untai logika yang sederhana yang memerlukan sedikit gerbang logika.

Ada beberapa metode untuk menyederhanakan rangkaian ekspresi Boole bentuk kanonik minterm. Salah satunya adalah dengan menggunakan metode *Quine-McCluskey*.

1.2. Rumusan Masalah

Dari latar belakang diatas, maka yang menjadi masalah dalam penelitian ini adalah bagaimana menyederhanakan rangkaian gerbang logika dengan metode *Quine-McCluskey*.

1.3. Tujuan Penelitian

Penelitian ini bertujuan untuk :

- a. Menyederhanakan rangkaian gerbang logika dengan menggunakan metode *Quine-McCluskey*.
- b. Menentukan output dari suatu rangkaian gerbang logika yang sudah disederhanakan.
- c. Mempresentasikan salah satu aplikasi dari Aljabar Boole dalam teknik digital.

1.4. Manfaat Penelitian

Penelitian ini diharapkan dapat memberikan sumbangan terhadap ilmu pengetahuan khususnya bidang ilmu yang terkait dengan teknik digital.



BAB II

TINJAUAN PUSTAKA

Pada bab ini diberikan teori-teori yang digunakan dalam menyederhanakan rangkaian gerbang logika dengan metode *Quine-Cluskey*, berikut ini beberapa teori yang mendukung metode tersebut :

2.1. Pengertian Gerbang Logika

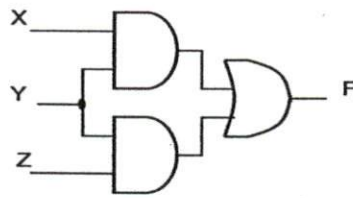
Logika berasal dari kata Yunani kuno *logos*, yang berarti hasil pertimbangan akal pikiran yang diutarakan lewat kata dan dinyatakan dalam bahasa (wikipedi,2008).

Definisi 2.1 (Anjar,2007)

Gerbang logika adalah rangkaian dengan satu atau lebih sinyal masukan tetapi hanya menghasilkan satu sinyal berupa tegangan tinggi atau tegangan rendah.

Dari definisi 2.1. input dari suatu gerbang logika adalah satu atau lebih sinyal, tetapi outputnya hanya satu saja sinyal dengan dua kemungkinan, yaitu sinyal rendah atau sinyal tinggi. Sinyal rendah bisa diasumsikan misalnya dengan 0, off, atau salah . Begitu juga dengan sinyal tinggi bisa diasumsikan dengan 1, on, atau benar.

Contoh :



Gambar 2.1.1 : Rangkaian Gerbang Logika

2.2. Ekspresi Boole

Definisi 2.2.1. (Setiadi,2004).

Ekspresi Boole adalah sederet simbol yang mengandung konstanta (0 dan 1), sejumlah variabel dan operasi Boolean.

Contoh :

1. $A.B + C.1$,
2. $\bar{A}.(C + 0)$

Definisi 2.2.2 (Setiadi,2004)

Ekspresi boolean yang dibentuk oleh hanya satu variabel atau komplemen dari satu variabel disebut literal.

Contoh :

$XY\bar{Z}$, terdiri dari 3 literal yaitu X , Y dan \bar{Z}

Definisi 2.2.3 (Setiadi,2004)

Minterm dalam n variabel adalah meet \wedge dari n buah literal yang masing-masing merupakan variabel yang berbeda.

Contoh :

Jika suatu fungsi memiliki variabel x dan y , maka bentuk-bentuk minterm yang mungkin pada fungsi tersebut adalah xy , $x\bar{y}$, $\bar{x}y$, dan $\bar{x}\bar{y}$.

Definisi 2.2.4 (Setiadi,2004).

Bentuk join \vee dari sejumlah minterm disebut juga sebagai kanonik minterm.

Contoh :

$$Y = xy + x\bar{y} + \bar{x}\bar{y}$$

Definisi 2.2.5 (Setiadi,2004)

Bit-string adalah sederet bit “0” dan “1” yang apabila disubsitusikan pada minterm tersebut akan menghasilkan 1.

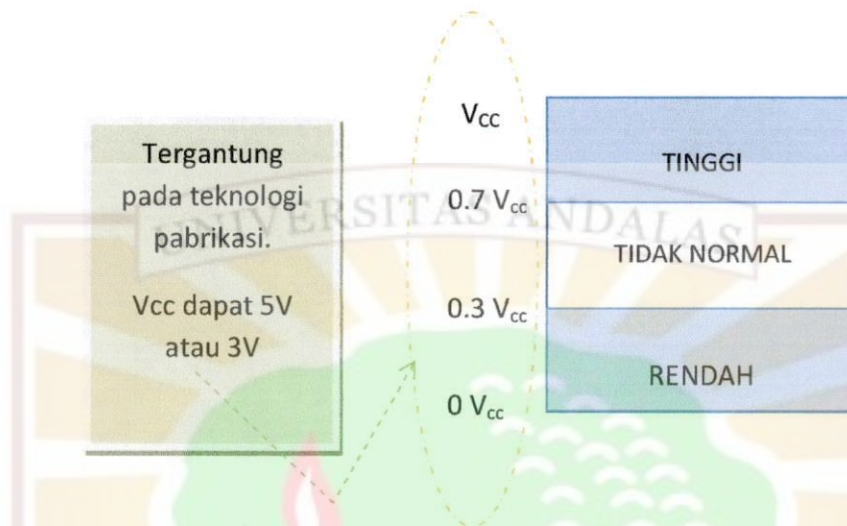
Contoh :

Bit-string untuk minterm $A\bar{B}C$ adalah 101, karena $1 \cdot \overline{(0)} \cdot 1 = 1 \cdot 1 \cdot 1 = 1$

2.3. Pengertian Aljabar Logika

Aljabar Logika diciptakan oleh Boole (1854), dan dikenal sebagai Aljabar Boole. Kemudian Aljabar Boole diterapkan pada elektronika digital yang beroperasi dalam mode biner, yaitu level logika 0 dan level logika 1 (Thomas,2007).

Level logika maksudnya adalah tingkatan dalam wilayah, misalnya level logika 0 dalam rentang tegangan 0 sampai 0,3V dan level logika 1 dalam rentang tegangan 0,7 sampai 3V.



Gambar 2.3.1 Rentang Tegangan

(Achmad,2007)

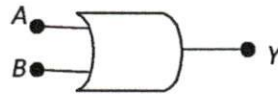
2.4. Operasi Aljabar Boole Dalam Gerbang Logika

a. Operasi OR

Misalkan ada dua variabel logika independen A dan B dioperasikan dengan operasi OR, maka dihasilkan variabel dependen Y , yang dinyatakan sebagai berikut :

$$Y = A \text{ OR } B \text{ yang ditulis dengan } Y = A + B.$$

Operasi OR dapat direpresentasikan dengan rangkaian gerbang logika dan tabel kebenaran. Misalkan $Y = A + B$, rangkaian gerbang logikanya adalah :



Gambar 2.4.1: Rangkaian Gerbang Logika Operasi OR

(Thomas,2007).

dan tabel kebenarannya adalah :

<i>A</i>	<i>B</i>	<i>Y</i>
0	0	0
0	1	1
1	0	1
1	1	1

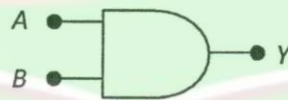
Tabel 2.4.1. Tabel Kebenaran Operasi OR

b. Operasi AND

Misalkan ada dua variabel logika independen *A* dan *B* dioperasikan dengan operasi AND, maka dihasilkan variabel dependen *Y*, yang dinyatakan sebagai berikut :

$$Y = A \text{ AND } B \text{ yang ditulis dengan } Y = A \cdot B$$

Operasi AND dapat direpresentasikan dengan rangkai gerbang logika dan tabel kebenaran, misalkan $Y = A \cdot B$, rangkaian gerbang logikanya adalah :



Gambar 2.4.2 : Rangkaian Gerbang Logika Operasi AND

dan tabel kebenarannya adalah :

<i>A</i>	<i>B</i>	<i>Y</i>
0	0	0
0	1	0
1	0	0
1	1	1

Tabel 2.4.2 : Tabel Kebenaran Operasi AND

(Thomas,2007).

c. Komplemen (inverter) logika

Inverter (pembalik) merupakan gerbang logika dengan satu sinyal masukan dan satu sinyal keluaran. Sinyal keluaran selalu berlawanan dengan keadaan sinyal masukan (Anjar,2007).

Operasi NOT hanya memerlukan satu variabel input . Rangkaian NOT juga disebut rangkaian komplementer atau inverter. Misalkan suatu variabel independen A dioperasikan dengan operasi NOT, maka dihasilkan variabel dependen Y , dinyatakan sebagai berikut : $Y = \bar{A}$.

Operasi NOT dapat direpresentasikan dengan rangkai gerbang logika dan tabel kebenaran, misalkan $Y = \bar{A}$, rangkaian gerbang logikanya adalah :



Gambar 2.4.3 : Rangkaian Gerbang Logika Operasi NOT

dan tabel kebenarannya adalah :

A	Y
0	1
1	0

Tabel 2.4.3: Tabel Kebenaran Operasi NOT

(Thomas,2007).

2.5. Hukum Komutatif Aljabar Boolean :

a. Hukum komutatif untuk gerbang logika OR

$$A + B = B + A = Y$$



Rangkaian Logikanya adalah :



$$A + B = Y$$

$$B + A = Y$$

Gambar 2.5.1: Rangkaian Gerbang Logika Hukum Komutatif Untuk Operasi OR

dan tabel kebenarannya adalah :

A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1

B	A	Y
0	0	0
0	1	1
1	0	1
1	1	1

Tabel 2.5.1 : Tabel Kebenaran Operasi OR

(Wijaya,2006)

- b. Hukum komutatif untuk gerbang logika AND

$$A \cdot B = B \cdot A = Y$$

Rangkaian Logikanya adalah :



$$A \cdot B = Y$$

$$B \cdot A = Y$$

Gambar 2.6.2 : Rangkaian Gerbang Logika Hukum Komutatif Untuk Operasi AND

dan tabel kebenarannya adalah :

A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

B	A	Y
0	0	0
0	1	0
1	0	0
1	1	1

Tabel 2.5.2 : Tabel Kebenaran Operasi AND

(Wijaya,2006).

2.6. Algoritma Menyederhanakan Rangkaian Gerbang Logika Dengan

Metode Quine-McCluskey

1. Menentukan bentuk kanonik minterm.
2. Menentukan jumlah bit untuk masing-masing minterm.
3. Mengelompokkan bit-string.
4. Menentukan minterm baru.
5. Menguji minterm.
6. Menggambar rangkaian gerbang logika yang sudah disederhanakan.



BAB III

METODOLOGI PENELITIAN

3.1. Waktu dan Tempat penelitian

Didalam penyusunan tesis ini metode yang dilakukan adalah studi literatur yang diambil dari berbagai bahan baik buku, jurnal, atau sumber lain yang memadai atau cukup untuk dipergunakan sebagai bahan sumber dalam penyusunan tesis ini. Penelitian dilakukan pada:

1. Tempat

Tempat penelitian adalah kampus Universitas Andalas yang terletak di Limau Manis Padang, terutama di perpustakaan yang ada di Jurusan Matematika. Penelitian juga dilaksanakan di tempat-tempat yang bisa ditemukan sumber yang valid.

2. Waktu

Waktu penelitian diperkirakan berlangsung 6 bulan yang dimulai dari Januari 2008 akhir dan berakhir pada bulan Juni 2008.

3.2. Metode Penelitian

Penelitian ini dilakukan dengan metode studi literatur yang membahas yang relevan dengan aplikasi aljabar boole dalam kehidupan sehari-hari. Penulis berusaha mengumpulkan literatur (buku-buku dan jurnal ilmiah) yang relevan sebagai sumber penelitian ini.

Penelitian ini, menyelesaikan masalah dari penelitian, yaitu menentukan output dari rangkaian digital dengan menggunakan metode Quine-McCluskey .

Langkah-langkah tersebut adalah :

- 3.2.1. Menentukan bentuk kanonik minterm.
- 3.2.2. Menentukan jumlah bit untuk masing-masing minterm.
- 3.2.3. Mengelompokkan bit-string.
- 3.2.4. Menentukan minterm baru.
- 3.2.5. Menguji minterm.
- 3.2.6. Menggambar rangkaian gerbang logika yang sudah disederhanakan.



BAB IV

PEMBAHASAN

Pada bab ini akan ditunjukkan bagaimana proses penyederhanaan suatu rangkaian digital yang dapat dinyatakan dalam bentuk tabel kebenaran , seperti pada tabel 4.1 dibawah ini.

NO	VARIABEL INPUT				VARIABEL OUTPUT
	A	B	C	D	Y
1	0	0	0	0	0
2	0	0	0	1	1
3	0	0	1	0	0
4	0	0	1	1	1
5	0	1	0	0	0
6	0	1	0	1	1
7	0	1	1	0	0
8	0	1	1	1	1
9	1	0	0	0	0
10	1	0	0	1	0
11	1	0	1	0	0
12	1	0	1	1	0
13	1	1	0	0	0
14	1	1	0	1	1
15	1	1	1	0	0
16	1	1	1	1	1

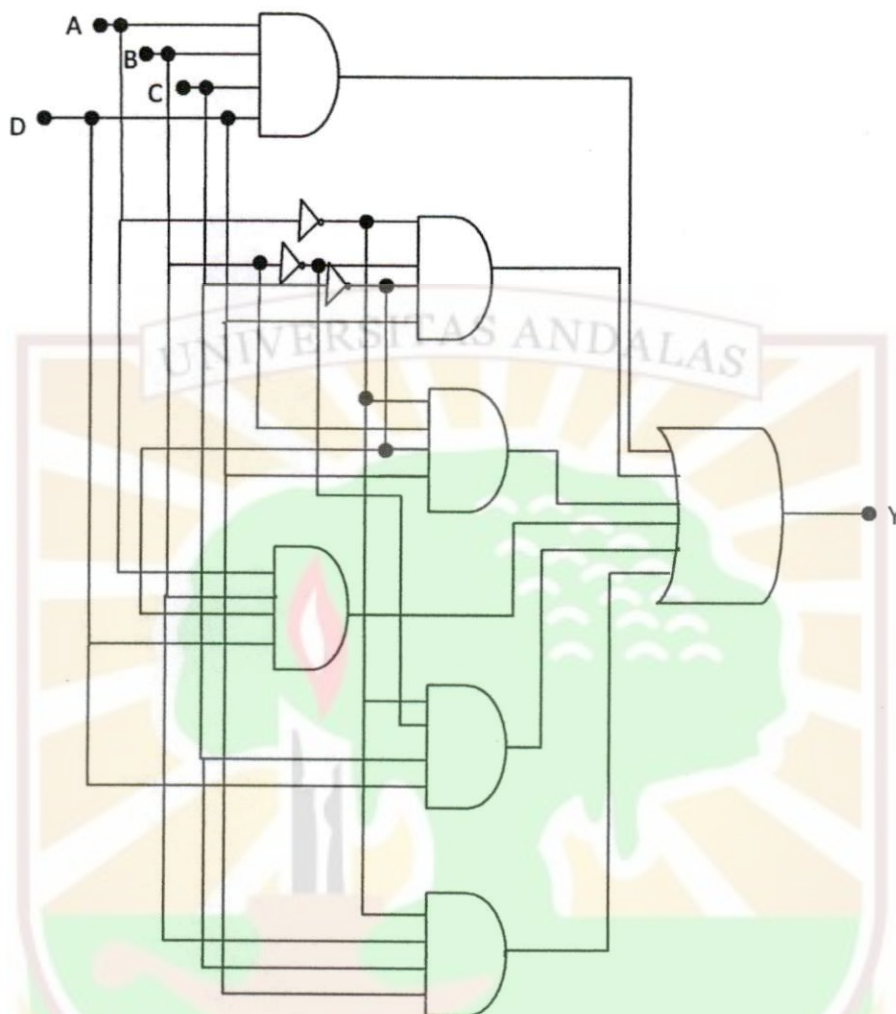
Tabel 4.1 : Tabel Kebenaran

4.1. Menentukan Bentuk Kanonik Minterm

Berdasarkan Tabel 4.1, pilih minterm-minterm yang outputnya bernilai 1, lalu jumlahkan. Hasil penjumlahan tersebut merupakan output (Y) dari rangkaian gerbang logika. Hasilnya seperti pada persamaan 4.1. dibawah ini :

$$Y = \bar{A}\bar{B}\bar{C}D + \bar{A}\bar{B}CD + \bar{A}B\bar{C}D + \bar{A}BCD + AB\bar{C}D + ABCD \dots\dots(4.1)$$

Persamaan 4.1 dapat digambarkan dengan rangkaian gerbang logika, seperti pada Gambar 4.1.1 dibawah ini :



Gambar 4.1.1 : Rangkaian Gerbang Logika

4.2. Menentukan Jumlah Bit Untuk Masing-masing Minterm

Pertama yang dilakukan adalah menentukan jumlah bit-string untuk masing-masing minterm pada ekspresi Boole, yaitu dengan menghitung banyaknya bit 1 yang muncul pada masing-masing bit-string. Sebagai contoh, minterm $\bar{A}\bar{B}\bar{C}D$, bit-stringnya adalah 0001, jumlah bit 1 adalah 1. Untuk $\bar{A}B\bar{C}D$, bit-

stringnya adalah 0101, jumlah bit 1 adalah 2. Begitu seterusnya untuk minterm-minterm yang lainnya seperti diperlihatkan pada Tabel 4.2.1 dibawah ini :

Minterm	Bit-String	Jumlah Bit '1'
$\bar{A}\bar{B}\bar{C}D$	0001	1
$\bar{A}B\bar{C}D$	0101	2
$AB\bar{C}D$	1101	3
$\bar{A}\bar{B}CD$	0011	2
$\bar{A}BCD$	0111	3
$ABCD$	1111	4

Tabel 4.2.1 : Jumlah Bit Untuk Masing-masing Minterm

4.3. Mengelompokan Bit String

Bit-string dikelompokan berdasarkan jumlah kemunculan bit 1 pada masing-masing bit-string. Pengelompokan mulai dengan jumlah bit 1 yang paling banyak muncul, seperti diperlihatkan pada tabel 4.3.1 dibawah ini :

Minterm	Bit-String	Jumlah Bit '1'
$ABCD$	1111	4
$AB\bar{C}D$	1101	3
$\bar{A}BCD$	0111	3
$\bar{A}B\bar{C}D$	0101	2
$\bar{A}\bar{B}CD$	0011	2
$\bar{A}\bar{B}\bar{C}D$	0001	1

Tabel 4.3.1 : Pengelompokan Bit-String

4.4. Menentukan Minterm Baru

Minterm baru pada level $n-1$ dapat mewakili minterm pada level n , dapat ditentukan dengan cara membandingkan sebuah minterm dengan minterm-minterm yang lain. Jika perbedaan jumlah bit 1 antara dua minterm adalah satu,

maka dua minterm tersebut dapat diwakili oleh sebuah minterm baru pada level yang sama. Perbedaan hanya dalam satu posisi saja.

Minterm-minterm baru yang terbentuk pada tiap-tiap level dinyatakan dalam tabel 4.4.1.

Level n		
No	Minterm	String
1	$ABCD$	1111
2	$AB\bar{C}D$	1101
3	$\bar{A}BCD$	0111
4	$\bar{A}B\bar{C}D$	0101
5	$\bar{A}\bar{B}CD$	0011
6	$\bar{A}\bar{B}\bar{C}D$	0001

Tabel 4.4.1: Minterm Pada Level n

Level n-1		
No	Minterm	String
(1,2)	ABD	11-1
(1,3)	BCD	-111
(2,4)	$B\bar{C}D$	-101
(3,5)	$\bar{A}CD$	0-11
(4,6)	$\bar{A}\bar{C}D$	0-01
(5,6)	$\bar{A}\bar{B}D$	00-1

Tabel 4.4.2: Minterm Pada Level n-1

Level n-2		
No	Minterm	String
(1,3,2,4)	BD	-1-1
(3,5,4,6)	$\bar{A}D$	0--1

Tabel 4.4.3: Minterm Pada Level n-2

Penentuan minterm-minterm baru hanya ditentukan sampai level , dimana tidak ada perbedaan bit 1 pada posisi yang sama.

4.5. Menguji Minterm Baru

Kemudian tentukan kombinasi minterm baru yang dapat mewakili keseluruhan minterm awal pada ekspresi Boole.

	$ABCD$	$AB\bar{C}D$	$\bar{A}BCD$	$\bar{A}\bar{B}CD$	$\bar{A}\bar{B}\bar{C}D$	$\bar{A}\bar{B}\bar{C}\bar{D}$
BD	x	x	x	x		
$\bar{A}D$				x	x	x

Tabel 4.5.1 Minterm yan sudah di sederkan

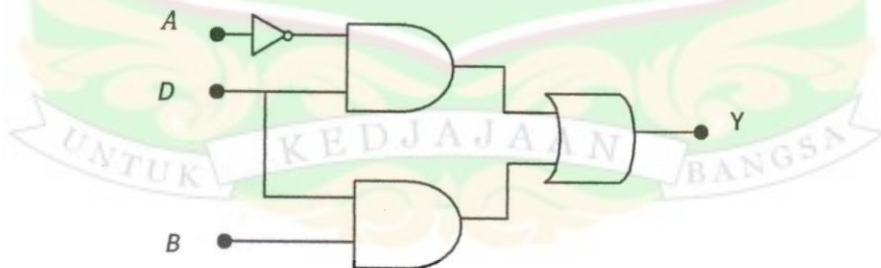
Tanda 'x' menunjukkan bahwa minterm BD dan $\bar{A}D$ dapat mewakili minterm awal yaitu pada minterm level n , misal minterm $ABCD$ memuat minterm BD , minterm $\bar{A}\bar{B}CD$ memuat minterm $\bar{A}D$.

Berdasarkan tabel 4.5.1, persamaan 4.1 dapat digantikan persamaan sebagai berikut :

$$Y = BD + \bar{A}D \dots\dots\dots (4.2.)$$

4.6. Menggambar Rangkaian Gerbang Logika yang Sudah Disederhanakan

Rangkaian gerbang logika untuk persamaan (4.2) dapat digambarkan sebagai berikut :



Gambar 4.6.1 : Rangkain Gerbang Logika yang Sudah Disederhanakan

Ternyata gambar 4.6.1 diatas merupakan rangkaian gerbang logika dari sebuah inverter , dua buah AND dan sebuah OR.



BAB V

KESIMPULAN DAN SARAN

5.1. Kesimpulan

Berdasarkan pembahasan hasil penelitian, maka penulis dapat mengemukakan kesimpulan sebagai berikut :

1. Rangkaian digital dapat diekspresikan dalam bentuk ekspresi boole , salah satunya dalam bentuk kanonik minterm .Ekspresi Boole ini dapat disederhanakan dengan suatu metode, salah satunya adalah dengan metode Quine-McCluskey.
2. Langkah-langkah untuk menyederhanakan rangkaian gerbang logika dengan metode Quine-McCluskey adalah :
 - a. Menentukan bentuk kanonik minterm.
 - b. Menentukan jumlah bit untuk masing-masing minterm.
 - c. Mengelompokkan bit-string.
 - d. Menentukan minterm baru.
 - e. Menguji minterm.
 - f. Menggambar rangkaian gerbang logika yang sudah disederhanakan.

5.2. Saran

Bagi pembaca yang tertarik dengan penelitian ini mungkin dapat melanjutkan dengan menyederhanakan rangkaian gerbang logika dengan metode

Quine-McCluskey dengan lebih dari 4 variabel atau dengan menggunakan alat bantu yaitu dengan komputer.



DAFTAR PUSTAKA

Anonim. 2008. *Digital*.<http://id.wikipedia.org/wiki/Digital>. tanggal Akses : 26 April 2008.

Anonim. 2008. *Logika*.<http://id.wikipedia.org/wiki/Logika>. Tanggal Akses : 26 April 2008.

Lipschutz,S.(1964). *Set Theory and Related Topics*. McGraw-Hill, Inc. Singapore.

Lipschutz,S, dan Marc LL.(1992). *2000 Solve Problems in Discrete Mathematics*. McGraw-Hill Book Co. Singapore.

Mutiara,Achmad.2007. *Kuliah Sistem Digital A*. Teknik Informatika Universitas Gunadarma. Jakarta.

Rusmadi,D.(1995). *Digital & Rangkaian* .Pionir Jaya. Jakarta.

Setiadi,R.(2006). *Pengantar Logika Matematika*. Informatika. Jakarta.

Syafari ,A.(2007). *Mengenal Gerbang Logika*. www.ilmukomputer.com. Tanggal Akses 26 April 2008.

Widodo,T.(2007). *Teknik Digital Prinsip dan Aplikasinya*. Graha Ilmu. Jakarta.

Widjarnarka,W. (2006). *Teknik Digital*. Erlangga. Jakarta.

